

Микропроцессор BE-M1000

Предварительное краткое описание (Preliminary Datasheet)

Документ: BE-M1-DS-Rus#1203

1 Общие сведения

Микропроцессор BE-M1000 – это *система на кристалле (СНК)* широкого применения. Высокая производительность и низкое энергопотребление микропроцессора позволяют применять его в персональных компьютерах, микросерверах, мультимедийном оборудовании, сетевых коммуникациях, а также в объектах промышленной автоматизации, управления и инженерной инфраструктуры.

СНК содержит восемь ядер Arm® Cortex™-A57 с рабочей частотой до 1,5 ГГц и использует когерентную кэш-память уровней L1, L2, и L3.

Видеоподсистема включает два видеоконтроллера (LVDS и HDMI) и HD видеodeкодер. Графический процессор Arm Mali™-T628 содержит восемь шейдерных ядер.

Два канала памяти DDR3/4 и большой набор периферийных интерфейсов (PCIe Gen3, 10 Gb Ethernet, 1 Gb Ethernet, USB 3.0, USB 2.0, SATA 6G, eMMC/SD, I²S, SPI, UART, I²C, GPIO и другие) обеспечивают широкие возможности для создания решений на базе СНК.

Микропроцессор поддерживает технологию Arm TrustZone® и обеспечивает возможность построения доверенных систем.

1	ОБЩИЕ СВЕДЕНИЯ	1
1.1	ОСНОВНЫЕ ХАРАКТЕРИСТИКИ	2
1.2	СТРУКТУРНАЯ СХЕМА	3
2	ОСНОВНЫЕ ПОДСИСТЕМЫ	4
2.1	ПРОЦЕССОРНЫЕ КЛАСТЕРЫ.....	4
2.2	ПОДСИСТЕМА ОПЕРАТИВНОЙ ПАМЯТИ.....	4
2.3	КЭШ-КОГЕРЕНТНАЯ СЕТЬ	5
2.4	МОДУЛЬ УПРАВЛЕНИЯ СИСТЕМОЙ.....	5
2.5	ВЫСОКОСКОРОСТНЫЕ ИНТЕРФЕЙСЫ	5
2.6	НИЗКОСКОРОСТНЫЕ ИНТЕРФЕЙСЫ.....	7
2.7	АУДИО И ВИДЕО	9
2.8	МОНИТОРИНГ И ОТЛАДКА СИСТЕМЫ	10
3	ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ	12
3.1	ПАРАМЕТРЫ ЭЛЕКТРОПИТАНИЯ.....	12
3.2	ВНЕШНЕЕ ТАКТИРОВАНИЕ.....	13
4	ПОРЯДОК ВКЛЮЧЕНИЯ И ВЫКЛЮЧЕНИЯ	19
4.1	ПОРЯДОК ВКЛЮЧЕНИЯ МИКРОПРОЦЕССОРА	19
4.2	ПОРЯДОК ВЫКЛЮЧЕНИЯ МИКРОПРОЦЕССОРА	19
5	ОПИСАНИЕ ВНЕШНИХ ВЫВОДОВ	20
5.1	СПИСОК ВЫВОДОВ	20
5.2	СХЕМА РАСПОЛОЖЕНИЯ ВЫВОДОВ	75
6	КОРПУС	82
6.1	КОРПУС FCBGA-1521	82
6.2	ПАЙКА МИКРОСХЕМЫ НА ПЛАТУ	83
7	ИНФОРМАЦИЯ ДЛЯ ЗАКАЗА	85
	КОНТАКТНАЯ ИНФОРМАЦИЯ.....	86
	ИСТОРИЯ ИЗМЕНЕНИЙ	87

1.1 Основные характеристики

Таблица 1-1 Основные характеристики микропроцессора

Наименование	Описание
Процессорные кластеры на базе архитектуры Armv8-A	Восемь ядер Arm Cortex-A57 с частотой до 1,5 ГГц
	Четыре кластера, по 2 ядра и 1 МБ L2 кэш в каждом кластере
Графический процессор	Arm Mali-T628 с 8 шейдерными ядрами (два четырёхъядерных кластера) с частотой до 750 МГц
	128 КБ кэш-памяти уровня L2 в каждом кластере
Кэш уровня L3	8 МБ когерентной кэш-памяти уровня L3 на системной шине
Подсистема оперативной памяти	Два интерфейса 64-bit DRAM DDR4-2400/DDR3-1600 с поддержкой коррекции ошибок (ECC)
Высокоскоростные интерфейсы	Три подсистемы PCIe Gen3: один PCIe x8 и два PCIe x4
	Два интерфейса USB 3.0 и четыре интерфейса USB 2.0
	Две подсистемы SATA 6G
	Два интерфейса 10 Gb Ethernet (10GBASE-KX4/10GBASE-KR)
	Два контроллера 1 Gb Ethernet (RGMII)
	Интерфейс eMMC/SD/SDIO
Низкоскоростные интерфейсы	GPIO: 32 линии
	Два порта UART
	Один порт SPI
	Один порт eSPI
	Два порта I ² C
	Два порта SMBus
Мультимедиа	Видеоконтроллер с интерфейсом LVDS
	Видеоконтроллер с интерфейсом HDMI 2.0
	HD видеodeкодер
	Один порт I ² S
Безопасность	Поддержка Arm TrustZone
	Два TrustZone контроллера
	Аппаратная поддержка доверенной загрузки
Мониторинг и отладка системы	Пять PVT датчиков
	Система отладки и трассировки Arm CoreSight™
Корпус	FCBGA-1521, 40x40 мм, 1521 вывод, шаг выводов 1 мм
Потребляемая мощность	Не более 35 Вт
Рабочая температура	От 0 до +70°C
Технология	КМОП, 28 нм

1.2 Структурная схема

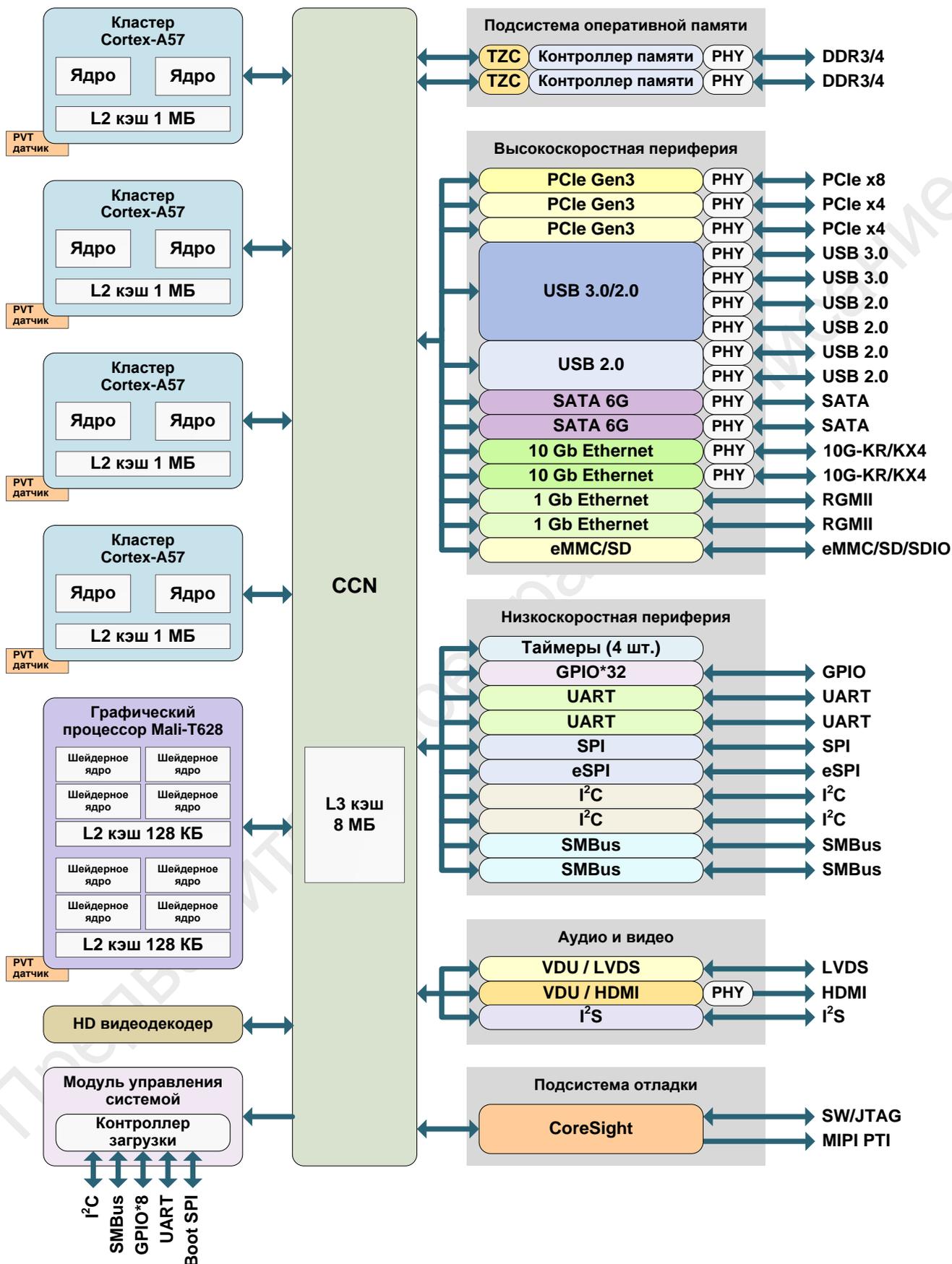


Рис. 1-1 Структурная схема микропроцессора

2 Основные подсистемы

2.1 Процессорные кластеры

СнК включает в себя 4 двухъядерных процессорных кластера Arm Cortex-A57 (всего 8 ядер).

Кластер Arm Cortex-A57 основан на архитектуре Armv8-A и представляет собой высокопроизводительное устройство с низким энергопотреблением.

Каждый кластер включает 2 ядра с рабочей частотой до 1,5 ГГц и оснащён L2 кэш памятью 1 МБ.

Каждое ядро содержит 48 КБ L1 кэш команд и 32 КБ L1 кэш данных.

Процессорные ядра Arm Cortex-A57 могут работать в защищённом и незащищённом режимах в соответствии с технологией Arm TrustZone.

2.2 Подсистема оперативной памяти

СнК поддерживает два канала памяти, каждый из которых включает в себя TrustZone контроллер и подсистему памяти DDR3/4, в состав которой входит DDR контроллер и интегрированный интерфейс физического уровня (PHY).

2.2.1 Подсистема памяти DDR3/4

СнК содержит две подсистемы контроля памяти DDR3/4.

Каждая подсистема обладает следующими возможностями:

- Поддержка до 64 ГБ физической памяти;
- Поддержка до 4 рангов памяти;
- Интегрированный интерфейс PHY;
- DDR3-1600, 64/32 разряда;
- DDR4-2400, 64/32 разряда;
- Поддержка кодов коррекции ошибок (ECC) с автоматическим исправлением одиночных ошибок (SEC) и обнаружением двойных ошибок (DED);
- Поддержка режима соотношения частот 1:2;
- Архитектура с малой площадью и низким энергопотреблением;
- Программируемая поддержка тайминга команд памяти 1T/2T;
- Программно управляемая приоритизация;
- Автоматическая поддержка режима низкого энергопотребления DDR3/4.

Для обеспечения возможности построения доверенных систем доступ к каждой подсистеме памяти производится через отдельный Arm TrustZone контроллер.

2.2.2 Контроллер прямого доступа к памяти

Контроллер прямого доступа к памяти реализует возможность прямой передачи данных между памятью и низкоскоростными устройствами без использования процессорных ядер Arm Cortex-A57.

Контроллер прямого доступа к памяти может работать только в небезопасном режиме и обладает следующими основными характеристиками:

- Интерфейс подтверждений для SPI, двумя UART и двумя контроллерами I²C;
- 8 симплексных каналов передачи данных;

- Многоблочные пересылки;
- Отдельный FIFO буфер на каждом канале;
- Автоматическая упаковка и распаковка данных для соответствия разрядности FIFO.

2.3 Кэш-когерентная сеть

Сеть организована на основе Arm CoreLink™ CCN-504. Она обеспечивает взаимосвязь основных подсистем СнК и управляет использованием кэш памяти уровня L3 для этих подсистем.

Кэш-когерентная сеть содержит следующие характеристики:

- Топология с двойным симплексным соединением по кольцевой шине;
- Выделенный канал для отслеживания когерентности кэшей (snooping);
- Передача DVM (distributed virtual memory) сообщений;
- Управление приоритетом обслуживания;
- Мониторинг событий, связанных с функционированием;
- Специальный интерфейс для передачи информации об ошибках в подсистему CoreSight;
- Раздельный кэш для безопасных и небезопасных транзакций.

2.4 Модуль управления системой

Модуль используется для управления всеми подсистемами СнК.

В его состав входят следующие блоки:

- Процессор управления системой (SCP), выполняющий вспомогательные функции:
 - запуск микропроцессора;
 - начальное конфигурирование всех модулей СнК;
 - мониторинг состояния СнК.
- Контроллер загрузки, имеющий выделенный интерфейс SPI, недоступный для ядер Arm Cortex-A57, для считывания загружаемого кода;
- Интерфейсы UART, SMBus, GPIO*8 и I²C, используемые для функций управления системой;
- Блок управления тактированием, предназначенный для формирования тактовых частот и сигналов сброса для различных модулей и подсистем СнК.

2.5 Высокоскоростные интерфейсы

2.5.1 Подсистема PCIe Gen 3.0

СнК содержит три подсистемы PCIe Gen 3.0:

- PCIe x8 со скоростью передачи данных до 64 ГТ/с;
- Два PCIe x4 со скоростью передачи данных до 32 ГТ/с каждый.

Каждая подсистема PCIe включает в себя Root Complex контроллер, поддерживающий соединение по шине PCI Express в соответствии с требованиями спецификации **PCI Express Base Specification 3.0**.

Каждая подсистема PCIe обладает следующими возможностями:

- Интегрированный интерфейс PHY;
- Скорость до 8.0 ГТ/с (~1.0 ГБ/с) на каждую линию (lane);
- Управление энергопотреблением в зависимости от активности PCIe (ASPM);
- Усовершенствованная обработка ошибок PCIe (AER);

- Внутренний блок трансляции адреса (iATU);
- Встроенный многоканальный контроллер прямого доступа к памяти;
- Автоматическое реверсирование полос;
- Генерация и проверка контрольных сумм (ECRC);
- Максимальный размер пакета данных:
 - 256 байт для PCIe x4;
 - 512 байт для PCIe x8.
- 1 виртуальный канал для PCIe x4, два виртуальных канала для PCIe x8.

Каждая подсистема может работать в безопасном и небезопасном режиме.

2.5.2 Подсистема USB 3.0/2.0

В СнК имеется два USB контроллера (USB 3.0/2.0 и USB 2.0) и 6 интегрированных интерфейсов PHY, которые обеспечивают работу 6 интерфейсов: двух USB 3.0 и четырёх USB 2.0.

Интерфейс USB 3.0 совместим со спецификацией xHCI корпорации Intel. Он оптимизирован для сверхскоростных приложений и систем и поддерживает следующие типы устройств:

- Super-Speed через интерфейс USB 3.0 (4 Гб/с на входе и выходе);
- High-Speed, Full-Speed и Low-Speed через любой интерфейс.

Контроллер USB 3.0 может работать в безопасном и небезопасном режиме.

Интерфейс USB 2.0 совместим со спецификацией xHCI корпорации Intel. Он оптимизирован для приложений и систем с широкой полосой пропускания и поддерживает следующие типы устройств:

- High-Speed (480 Мб/с);
- Full-Speed (12 Мб/с);
- Low-Speed (1.5 Мб/с).

Контроллер USB 2.0 может работать в безопасном и небезопасном режиме.

2.5.3 Подсистема SATA 6G

СнК содержит две идентичных подсистемы SATA, каждая из которых обеспечивает работу однопортового интерфейса.

Каждая подсистема SATA поддерживает следующие возможности:

- Интегрированный интерфейс PHY;
- Скорость 6 Гб/с;
- Соответствие спецификациям Serial ATA 3.2 и AHCI Revision 1.3;
- Перекодирование 8б/10б;
- Кодирование с коррекцией ошибок;
- Управление энергопотреблением, включая автоматический переход между режимами ожидания и спячки;
- Внутренний контроллер прямого доступа к памяти для каждого порта.

Каждая подсистема может работать в безопасном и небезопасном режиме.

2.5.4 10 Gb Ethernet

СнК содержит два идентичных интерфейса *10 Gb Ethernet media access controller (XGMAC)* с интегрированными интерфейсами физического уровня XPCS и 10 Gb Ethernet PHY. XGMAC позволяет пере-

давать и принимать данные по Ethernet в соответствии со стандартом IEEE 802.3-2008 для двух типов 10 Гб портов 10GBASE-KX4 и 10GBASE-KR.

Каждый XGMAC поддерживает следующие возможности:

- Полнодуплексная работа на 10 Гб/с;
- Полное соответствие с Clause 71 (10GBASE-KX4) и Clause 72 (10GBASE-KR) стандарта IEEE 802.3-2008;
- Полное соответствие с Clause 78 (EEE) стандарта IEEE 802.3az для 10 Гб/с;
- Программируемая длина кадра с поддержкой от стандартных до “jumbo” (до 16 КБ) Ethernet кадров;
- Поддержка помеченных кадров VLAN-tagged в соответствии со стандартом IEEE 802.1Q.

Каждая подсистема может работать в безопасном и небезопасном режиме.

2.5.5 1 Gb Ethernet

СНК содержит два идентичных однопортовых контроллера *1 Gigabit media access controllers (GMAC)*. Каждый контроллер позволяет передавать и принимать данные по Ethernet в соответствии со стандартом IEEE 802.3-2008.

Каждый GMAC обладает следующими возможностями:

- Скорость обмена данными 10, 100, и 1000 Мб/с по интерфейсу RGMII для связи с внешними гигабитными PHY интерфейсами;
- Работа в полнодуплексном режиме и полудуплексном режиме;
- Встроенный контроллер прямого доступа к памяти с независимыми каналами приёма и передачи.

Каждый контроллер может работать в безопасном и небезопасном режиме.

2.5.6 Интерфейс eMMC/SD/SDIO

Интерфейс eMMC/SD/SDIO обеспечивает связь с картами памяти мобильных/портативных устройств в соответствии со спецификациями SD UHS-I и eMMC.

Интерфейс поддерживает следующие возможности:

- Поддержка протокола цифровых интерфейсов SD memory и SD input/output (SDIO) и соответствие спецификации SD HCI;
- Поддержка протоколов eMMC, включая eMMC 5.1;
- Поддержка режимов до SD-HCI Host version 4;
- Встроенный контроллер прямого доступа к памяти;
- Программная настройка в режимах SD UHS-I и eMMC.

2.6 Низкоскоростные интерфейсы

2.6.1 GPIO

Контроллер GPIO обеспечивает работу 32-разрядного программируемого интерфейса, используемого для взаимодействия с внешними устройствами. Выводы GPIO могут использоваться как входы или выходы. Контроллер управляет направлением передачи данных, подаёт на выходы выходные данные, а также считывает входные данные с использованием отображаемых в память регистров.

Контроллер содержит один порт с 32 индивидуально управляемыми сигналами.

2.6.2 UART

СНК содержит два порта UART для обмена информацией с низкоскоростной периферией.

Каждый UART содержит интерфейс подтверждений с [контроллером прямого доступа к памяти](#) для низкоскоростной периферии, который может управлять незащищённой передачей данных между UART и памятью.

UART содержит регистры, которые управляют:

- разрядностью символов;
- скоростью передачи, до 1,5 Мбод;
- выставлением и проверкой признаков чётности;
- выставлением прерываний.

2.6.3 SPI

Контроллер SPI представляет собой полнодуплексный Master или Slave-синхронный последовательный интерфейс, используемый для связи на коротких расстояниях.

SPI содержит интерфейс подтверждений с [контроллером прямого доступа к памяти](#) для низкоскоростной периферии, который может управлять незащищённой передачей данных между SPI и памятью.

Master-устройство (процессор приложений или контроллер прямого доступа к памяти) имеет доступ к данным, управлению и информации о статусе SPI контроллера через APB интерфейс.

Контроллер SPI действует как последовательное Master-устройство. Он может подключаться к последовательным периферийным Slave-устройствам.

2.6.4 eSPI

eSPI представляет собой синхронный последовательный интерфейс, используемый для связи на коротких расстояниях.

Интерфейс содержит следующие параметры:

- до 8 Slave-устройств;
- максимальная полоса пропускания для передачи данных 4x 50 МГц.

eSPI устройства осуществляют связь в полнодуплексном режиме с использованием Master-Slave архитектуры с одним Master-устройством.

2.6.5 I²C

СНК содержит программируемые контроллеры для двух шин I²C, используемых для соединения с низкоскоростными периферийными компонентами на плате.

Каждый I²C контроллер поддерживает:

- Три скорости:
 - стандартный режим (до 100 Кб/с);
 - быстрый режим (до 400 Кб/с) или быстрый плюс (до 1000 Кб/с);
 - высокоскоростной режим (до 3.4 Мб/с).
- Действие в качестве Master- или Slave-устройства;
- 7- или 10-разрядную адресацию;
- Передачу в комбинированном 7- или 10-разрядном формате.

Каждый I²C контроллер содержит интерфейс подтверждений с [контроллером прямого доступа к памяти](#) для низкоскоростной периферии, который может управлять незащищённой передачей данных между I²C и памятью.

2.6.6 SMBus

СНК содержит два SMBus контроллера.

SMBus является двухпроводным двунаправленным интерфейсом, по которому несколько I²C-совместимых устройств могут обмениваться информацией.

2.7 Аудио и видео

2.7.1 Графический процессор на основе Arm Mali-T628

Графический процессор обеспечивает полную платформу ускорения обработки графических данных на основе открытых стандартов. Процессор поддерживает 2D графику, 3D графику и вычисления общего назначения.

Графический процессор обладает следующими характеристиками:

- Два кластера с 4 шейдерными ядрами, работающими на частоте 750 МГц;
- 128 КБ кэш уровня L2 в каждом кластере;
- Плавное выравнивание загрузки активных ядер;
- Поддержка следующих программных интерфейсов:
 - OpenGL ES 1.1, 2.0, 3.0, 3.1;
 - OpenCL 1.1;
 - RenderScript.
- Сглаживание (устранения «зубчатости») (4xFSAA, 16xFSAA) с минимальным снижением производительности;
- Адаптивное, масштабируемое сжатие текстур;
- Аппаратная реализация операций с 64-разрядными скалярными и векторными, целыми и действительными типами данных – основа для ускорения сложных и вычислительно-ёмких алгоритмов.

Графический процессор может работать в безопасном и небезопасном режиме.

2.7.2 HD видеодекодер

Декодер используется для декодирования потоков видеоданных в следующих форматах:

- H.265 (HEVC);
- H.264, MPEG4, MPEG2, VP8, VP6, VC1, AVS, RealVideo и JPEG: до 1080p на частоте 60 кадров/с.

Декодер загружает кодированные видеоданные из памяти системы, декодирует их и помещает готовую к визуализации информацию в кадровый буфер блока управления дисплеем (VDU).

Может работать в безопасном и небезопасном режиме.

2.7.3 Видеоконтроллер с интерфейсом LVDS

Видеоконтроллер с интерфейсом LVDS представляет собой контроллер дисплея общего назначения, используемый для управления разнообразными дисплеями в широком диапазоне размеров и возможностей.

Видеоконтроллер обладает следующими характеристиками:

- Разрешение экрана до 2560x1440;
- Глубина цвета до 24 бит;
- Встроенный контроллер прямого доступа к памяти;

- Программируемые временные параметры вертикальной и горизонтальной развёртки.

2.7.4 Видеоконтроллер с интерфейсом HDMI

Видеоконтроллер с интерфейсом HDMI и интерфейсом физического уровня HDMI PHY обеспечивает передачу видео и аудио данных на внешние HDMI-совместимые устройства: компьютерный дисплей, видеопроектор, цифровой телевизор или цифровые аудио устройства.

Видеоконтроллер обладает следующими характеристиками:

- Разрешение экрана до 2560x1440;
- Характеристики VDU:
 - Глубина цвета до 24 бит;
 - Встроенный контроллер прямого доступа к памяти;
 - Программируемые временные параметры вертикальной и горизонтальной развёртки.
- Три TDMS канала данных с пропускной способностью каждого 6 Гб/с;
- Максимальная общая пропускная способность 18 Гб/с (3 канала по 6 Гб/с);
- Характеристики в соответствии со спецификацией HDMI 2.0:
 - Все видеоформаты CEA-861-F;
 - Динамический диапазон;
 - Поддержка вспомогательного кадра dynamic range and mastering infoframe (DRM).
- Встроенный контроллер прямого доступа к памяти для аудио;
- Полоса пропускания аудиоданных до 24,676 Мб/с.

Контроллер может работать в безопасном и небезопасном режиме.

2.7.5 Интерфейс I²S

Интерфейс I²S представляет собой программируемый модуль, используемый для последовательной связи с периферийными устройствами.

Интерфейс предназначен для использования в системах, обрабатывающих цифровые аудиосигналы, такие как:

- АЦП и ЦАП преобразователи;
- Корректоры ошибок для компактных дисков и цифровой записи;
- Цифровые фильтры;
- Цифровые входные/выходные интерфейсы.

2.8 Мониторинг и отладка системы

2.8.1 PVT датчики

СнК содержит пять идентичных блоков *Process, Voltage and Temperature (PVT)* датчиков в каждом процессорном кластере Arm Cortex-A57 и в графическом процессоре Arm Mali-T628.

Готовность результатов измерений определяется путём опроса регистра данных или прослушивания прерываний.

2.8.2 Подсистема отладки CoreSight

Подсистема отладки предоставляет стандартную реализацию интерфейса Arm Debug Interface для работы со следующими отладочными инструментами:

- Serial Wire or JTAG Debug Port;

- Trace Port Interface.

Подсистема поддерживает следующие методы отладки СнК:

- «Внешняя» отладка – обычная отладка через интерфейс SW/JTAG;
- «Самоисполняемая» отладка – обычная отладка на работающем процессоре с использованием отладочного монитора, размещённого в памяти;
- Протоколирование аппаратных и программных событий, которое записывается в память, а также выдаётся на внешнюю отладочную систему через трассировочный порт parallel trace interface (MIPI PTI).

Подсистема может работать в безопасном и небезопасном режиме.

3 Электрические характеристики

Примечание: В данном разделе приведены предварительные значения электрических характеристик, которые могут быть подвергнуты изменениям.

3.1 Параметры электропитания

Для работы микропроцессора требуется шесть независимых источников питания и общий вывод земли. В таблице ниже представлена информация о подключении питания, используемых выводах, напряжениях и потребляемой мощности.

Таблица 3-1 Параметры электропитания

Тип питания	Выводы корпуса	Напряжение, В	Максимальная мощность, Вт
Питание ядер	VDD		
Питание 0.95 В	VDD_HDMI_09 VDD_USB2_09 VDD_USB3_0_09 VDD_USB3_1_09 VDD_USB3TX_0_09 VDD_USB3TX_1_09 VDD_USB3_VP_0_09 VDD_USB3_VP_1_09 VDD_PCIE4_0_09 VDD_PCIE4_1_09 VDD_PCIE8_09 VDD_SATA_09 VDD_SATATX_09 VDD_XG0_09 VDD_XG1_09	0.95 ± 5%	24
Питание схем ФАПЧ (PLL)	VDDPLL_0_09 VDDPLL_1_09 VDDPLL_2_09 VDDPLL_3_09 VDDPLL_HDMI_09	0.95 ± 5%	0.20
Питание контроллеров памяти	VDDQ_DDR0 VDDQ_DDR1	DDR4: 1.2 ± 5%	6.0
Питание 1.5 В	VDD_PCIE4_0_15 VDD_PCIE4_1_15 VDD_PCIE8_15 VDD_XG0_15 VDD_XG1_15	1.5 ± 5%	2.0

Тип питания	Выходы корпуса	Напряжение, В	Максимальная мощность, Вт
Питание 1.8 В	VDD_DDR0_PLL VDD_DDR1_PLL VDD_HDMI_18 VDD_PVT_18 VDD_SATA_18 VDD_USB2_18 VDDIO	1.8 ± 10%	1.8
Питание 3.3 В	VDD_SD_33 VDD_USB2_0_33 VDD_USB2_1_33 VDD_USB2_2_33 VDD_USB2_3_33 VDD_USB3_33	3.3 -6.9% +4.8%	0.7
Земля	VSS	-	-
Всего			~34.7 Вт

3.2 Внешнее тактирование

3.2.1 Тактовые сигналы

Таблица 3-2 Тактовые сигналы

Тактовый сигнал	Выходы корпуса	Частота	Примечания
Основная тактовая частота	CLK25M	25 МГц	-
Тактовая частота XGbE PHY	XG0_REF_CLKN ^{1,2} XG0_REF_CLKP ^{1,2} XG1_REF_CLKN ^{1,2} XG1_REF_CLKP ^{1,2}	156.25 МГц	Дифф. пара Терминированные ³ и нетерминированные ⁴ сигналы
Тактовая частота PCIe PHY	PCIE4_0_REF_CLKN ^{1,2} PCIE4_0_REF_CLKP ^{1,2} PCIE4_1_REF_CLKN ^{1,2} PCIE4_1_REF_CLKP ^{1,2} PCIE8_REF_CLKN ^{1,2} PCIE8_REF_CLKP ^{1,2}	100 МГц	Дифф. пара Терминированные ³ и нетерминированные ⁴ сигналы
Тактовая частота SATA PHY	SATA_REFCLKP ^{1,2} SATA_REFCLKM ^{1,2}	100 МГц	Дифф. пара Терминированные ³ и нетерминированные ⁴ сигналы

Тактовый сигнал	Выводы корпуса	Частота	Примечания
Дополнительный вход тактовой частоты USB 3.0 PHY	USB3_0_REFCLKN ^{1,2} USB3_0_REFCLKP ^{1,2} USB3_1_REFCLKN ^{1,2} USB3_1_REFCLKP ^{1,2}	100 МГц (номинальное значение)	Дифф. пара
USB 2.0 PHY: XI – вход пьезогенератора, XO – вход пьезогенератора или вход тактовой частоты печатной платы	USB2_0_XI ^{1,2} USB2_0_XO ^{1,2} USB2_1_XI ^{1,2} USB2_1_XO ^{1,2} USB2_2_XI ^{1,2} USB2_2_XO ^{1,2} USB2_3_XI ^{1,2} USB2_3_XO ^{1,2}	50 МГц	
Опорная частота PLL HDMI	HDMI_PLL_27M ^{1,2}	27 МГц	
Опорная частота PLL LVDS	LVDS_PLL_27M ^{1,2}	27 МГц	

Примечание:

- 1 Если какой-либо тактовый сигнал не используется, то его вывод необходимо заземлить;
- 2 Тактовые сигналы подключаются по мере необходимости;
- 3 На плате рядом с СнК припаян согласующий резистор сопротивлением 50 Ом, препятствующий отражению сигнала при его передаче к PHY;
- 4 Уровень сигнала удвоится, так как он достигает высокоимпедансного значения на входе PHY. Этот эффект также можно использовать для обеспечения передачи чистого тактового сигнала к PHY. Необходимо учесть, что размах тактового сигнала не будет слишком сильным после удвоения амплитуды.

3.2.2 Требования к тактовым частотам

3.2.2.1 Тактовая частота CLK25M

Table 3-3 Требования к тактовой частоте CLK25M

Параметр	Мин.	Ном.	Макс.	Ед. изм.
Тактовая частота		25		МГц
Нестабильность тактовой частоты	-0.005		0.005	%
Джиттер тактовой частоты (среднеквадратичное значение)		10		пс
Джиттер тактовой частоты от такта к такту		6		пс
Время запуска		1.5	3.0	мс
Время отключения		20	100	нс
Значение силы тока в режиме ожидания			15	мкА

3.2.2.2 Тактовая частота SATA PHY

Таблица 3-4 Требования к тактовой частоте SATA PHY

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Тактовая частота		100		МГц	
Нестабильность тактовой частоты	-0.035		0.035	%	
Джиттер тактовой частоты (среднеквадратичное значение)			3	пс	Проинтегрировано от 1,5 МГц до половины частоты дискретизации (до частоты Найквиста)
Джиттер тактовой частоты от такта к такту			150	пс	Проинтегрировано по всем частотам
Скважность	40		60	%	
Уровень однофазного входного сигнала	0		vp	В	Дифференциальные входы
Размах дифференциального входного сигнала	0.3			В (полная амплитуда)	Дифференциальные входы
Напряжение логического нуля на однофазном входе	-0.3		0.3	В	При использовании однофазного входа
Напряжение логической единицы на однофазном входе	vp-0.3		vp+0.3	В	При использовании однофазного входа
Крутизна входного фронта	0.6			В/нс	
Расфазировка (skew) тактовой частоты			±200	пс	

3.2.2.3 Тактовая частота XGbE PHY

XGbE PHY использует дифференциальный источник тактовой частоты. Источник может управляться от внешних контактных площадок либо от внутренних выводов. Выбранная тактовая частота должна соответствовать специальным требованиям к размаху сигнала и джиттеру. В следующей таблице приведены требования к тактовой частоте, подаваемой на PHY.

Таблица 3-5 Требования к тактовой частоте XGbE PHY

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Тактовая частота		156.25		МГц	
Нестабильность тактовой частоты	-0.01		0.01	%	
Размах дифференциального входного сигнала	300		1890	мВ (полная амплитуда)	
Скважность	40		60	%	

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Крутизна входного фронта	0.6			В/нс	
Развязка					Развязка по переменному току
Допустимый джиттер для 10GBASE-KR и более низких частот			2.25	пс (среднеквадратичное значение)	Проинтегрировано от 12 кГц до 20 МГц
Допустимый джиттер для 10GBASE-KX4			3.6	пс (среднеквадратичное значение)	Проинтегрировано от 12 кГц до 20 МГц
Джиттер периода (от пика до пика) тактовой частоты			20	пс	Джиттер периода, за 10000 измерений
Фазовый джиттер			2	пс	Проинтегрировано от 1,5 МГц до половины частоты дискретизации (до частоты Найквиста)

3.2.2.4 Тактовая частота PCIe PHY

Таблица 3-6 Требования к тактовой частоте PCIe PHY

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Тактовая частота		100		МГц	
Нестабильность тактовой частоты	-0.03		0.03	%	
Размах дифференциального входного сигнала	300		1890	мВ (полная амплитуда)	
Скважность	40		60	%	
Крутизна входного фронта	0.6			В/нс	
Развязка					Развязка по переменному току

Примечание: 100 МГц – это единственная тактовая частота, соответствующая стандарту PCIe. При использовании тактовой частоты 125 МГц PHY может не соответствовать спецификации PCIe в части полосы частот ФАПЧ, пиковых напряжений и джиттера.

3.2.2.5 Тактовая частота USB 3.0 PHY

USB 3.0 PHY предназначен для работы с широким диапазоном входных тактовых частот для поддержки приложений как со стороны хост-системы, так и со стороны подключаемых устройств. В сле-

дующей таблице приведены требования к тактовой частоте, подаваемой на USB 3.0 PHY для поддержки работы в режиме SuperSpeed, а также в режиме SuperSpeed и high-speed.

Таблица 3-7 Требования к тактовой частоте USB 3.0 PHY

Параметр	Мин.	Ном.	Макс.	Ед. изм.	Условия
Тактовая частота	19.2	100	200	МГц	
Нестабильность тактовой частоты	-0.03		0.03	%	
Джиттер тактовой частоты (среднеквадратичное значение)			3	пс	Проинтегрировано от 1,5 МГц до половины частоты дискретизации (до частоты Найквиста)
Расфазировка (skew) тактовой частоты			200	пс	
Джиттер тактовой частоты от такта к такту			150	пс	Проинтегрировано по всем частотам
Скважность	40		60	%	
Уровень однофазного входного сигнала v_p	0		1.32	В	Дифференциальные входы
Размах дифференциального входного сигнала	0.3			В (полная амплитуда)	Дифференциальные входы
Напряжение логического нуля на однофазном входе	-0.3		0.3	В	При использовании однофазного входа
Напряжение логической единицы на однофазном входе	$v_p-0.3$		v_p	В	При использовании однофазного входа
Крутизна входного фронта	0.6		4	В/нс	
Сопротивление внешнего опорного резистора		200		Ом	Допуск $\pm 1\%$

3.2.2.6 Тактовая частота USB 2.0 PHY

USB 2.0 PHY использует следующие источники тактовой частоты:

- **Пьезогенератор, подключённый к выводам USB2_*_X1 и USB2_*_X0:** пьезогенератор должен иметь нестабильность частоты в пределах $\pm 0.04\%$, пиковый джиттер ± 100 пс и выходное напряжение дифференциального сигнала не менее 500 мВ по отношению к сигналу X1;
- **Внешний тактовый сигнал, подключённый к выводу USB2_*_X0 pin:** тактовый сигнал должен иметь основную частоту 50 МГц, нестабильность $\pm 0.04\%$, пиковый джиттер ± 100 пс, скважность в пределах 40/60 и 60/40 % и размах сигнала 1.8 В.

3.2.2.7 Тактовая частота HDMI PLL

Таблица 3-8 Требования к тактовой частоте HDMI PLL

Параметр	Мин.	Ном.	Макс.	Ед. изм.
Значение частоты		27		МГц
Нестабильность частоты	-0.005		0.005	%
Выходное напряжение		LVC MOS 1.8		В
Сквозность	40		60	%

3.2.2.8 Тактовая частота LVDS PLL

Таблица 3-9 Требования к тактовой частоте LVDS PLL

Параметр	Мин.	Ном.	Макс.	Ед. изм.
Значение частоты		27		МГц
Нестабильность частоты	-0.005		0.005	%
Выходное напряжение		LVC MOS 1.8		В
Сквозность	40		60	%

4 Порядок включения и выключения

4.1 Порядок включения микропроцессора

Для включения микропроцессора следует выполнить следующие действия:

1. Подать сигнал сброса `RESET_N`;
2. Подать питание в соответствии с требованиями раздела [Параметры электропитания](#) в следующем порядке:
 - Питание 3.3 В;
 - Питание 1.5 В;
 - Питание схем ФАПЧ (PLL);
 - Питание контроллеров памяти.
3. Подать сигнал сброса `CS_TRST_N`;
4. Подать сигнал сброса `TRSTN`;
5. Подать питание в соответствии с требованиями раздела [Параметры электропитания](#) в следующем порядке:
 - Питание 1.8 В;
 - Питание ядер и питание 0.95 В.
6. Подключить все тактовые частоты (CLK);
7. Выдержать не менее 16 тактов тактовой частоты;
8. Снять сигнал сброса `RESET_N`.

После снятия сигнала сброса `RESET_N` контроллер загрузки выполняет запуск тактового питания и подачу сигналов сброса для всех подсистем микропроцессора, затем считывает загрузочный код из флэш-памяти Boot SPI и запускает его исполнение.

4.2 Порядок выключения микропроцессора

Последовательность выключения питания обратна последовательности включения питания.

5 Описание внешних выводов

5.1 Список выводов

В приведённой ниже таблице представлен полный список выводов, включая входы, выходы, питание и землю. Для обозначения типов выводов в таблице приняты следующие сокращения:

- I – вход (Input);
- O – выход (Output);
- IO – вход/выход (Input/Output);
- A – аналоговый (Analog);
- P – питание (Power);
- G – земля (Ground);
- NC – не подключен (Not connected).

Таблица 5-1 Полный список выводов

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1	AG18	ARC_DBG_TF	SCM	O	VDDIO_18	Индикация исключения тройной ошибки
2	AH18	ARC_WDT_RESET	SCM	O	VDDIO_18	Сброс сторожевого таймера
3	AM18	BOOT_ERR	SCM	O	VDDIO_18	Внутренняя ошибка при загрузке данных SRAM
4	A32	CLK24M_OUT	SYSTEM	O	VDDIO_18	Выходная тактовая частота 48 МГц/2
5	AJ16	CLK25M	SYSTEM	I	VDDIO_18	Тактовая частота 25 МГц
6	AG15	CS_CLK	DEBUG	O	VDDIO_18	Тактовый сигнал порта трассировки
7	AG16	CS_CTRL	DEBUG	O	VDDIO_18	Управление портом трассировки
8	AE5	CS_DAT[0]	DEBUG	O	VDDIO_18	Данные порта трассировки
9	AE6	CS_DAT[1]	DEBUG	O	VDDIO_18	Данные порта трассировки
10	AF12	CS_DAT[10]	DEBUG	O	VDDIO_18	Данные порта трассировки
11	AG6	CS_DAT[11]	DEBUG	O	VDDIO_18	Данные порта трассировки
12	AG7	CS_DAT[12]	DEBUG	O	VDDIO_18	Данные порта трассировки
13	AG8	CS_DAT[13]	DEBUG	O	VDDIO_18	Данные порта трассировки
14	AG10	CS_DAT[14]	DEBUG	O	VDDIO_18	Данные порта трассировки
15	AG11	CS_DAT[15]	DEBUG	O	VDDIO_18	Данные порта трассировки
16	AE9	CS_DAT[2]	DEBUG	O	VDDIO_18	Данные порта трассировки
17	AE10	CS_DAT[3]	DEBUG	O	VDDIO_18	Данные порта трассировки

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
18	AE11	CS_DAT[4]	DEBUG	O	VDDIO_18	Данные порта трассировки
19	AF6	CS_DAT[5]	DEBUG	O	VDDIO_18	Данные порта трассировки
20	AF7	CS_DAT[6]	DEBUG	O	VDDIO_18	Данные порта трассировки
21	AF9	CS_DAT[7]	DEBUG	O	VDDIO_18	Данные порта трассировки
22	AF10	CS_DAT[8]	DEBUG	O	VDDIO_18	Данные порта трассировки
23	AF11	CS_DAT[9]	DEBUG	O	VDDIO_18	Данные порта трассировки
24	AE12	CS_SWCLK_TCK	DEBUG	I	VDDIO_18	Последовательный провод и тактовый сигнал TAP
25	AF13	CS_SWDIO_TMS	DEBUG	IO	VDDIO_18	Комбинированный последовательный провод входа/выхода
26	AG13	CS_TDI	DEBUG	I	VDDIO_18	Входные данные JTAG TAP
27	AH17	CS_TDO	DEBUG	O	VDDIO_18	Выходные данные JTAG TAP
28	AG14	CS_TRST_N	DEBUG	I	VDDIO_18	Асинхронный сброс TAP
29	K12	DDR0_A[0]	DDR	O	VDDQ_DDR0	Адрес SDRAM
30	M13	DDR0_A[1]	DDR	O	VDDQ_DDR0	Адрес SDRAM
31	AA9	DDR0_A[10]	DDR	O	VDDQ_DDR0	Адрес SDRAM
32	AC11	DDR0_A[11]	DDR	O	VDDQ_DDR0	Адрес SDRAM
33	Y13	DDR0_A[12]	DDR	O	VDDQ_DDR0	Адрес SDRAM
34	AC12	DDR0_A[13]	DDR	O	VDDQ_DDR0	Адрес SDRAM
35	AA11	DDR0_A[14]	DDR	O	VDDQ_DDR0	Включение записи SDRAM
36	Y10	DDR0_A[15]	DDR	O	VDDQ_DDR0	Выбор адреса столбца SDRAM
37	AB11	DDR0_A[16]	DDR	O	VDDQ_DDR0	Выбор адреса строки SDRAM
38	AA8	DDR0_A[17]	DDR	O	VDDQ_DDR0	Адрес SDRAM
39	J12	DDR0_A[2]	DDR	O	VDDQ_DDR0	Адрес SDRAM
40	T12	DDR0_A[3]	DDR	O	VDDQ_DDR0	Адрес SDRAM
41	L14	DDR0_A[4]	DDR	O	VDDQ_DDR0	Адрес SDRAM
42	AB12	DDR0_A[5]	DDR	O	VDDQ_DDR0	Адрес SDRAM
43	V13	DDR0_A[6]	DDR	O	VDDQ_DDR0	Адрес SDRAM
44	AB10	DDR0_A[7]	DDR	O	VDDQ_DDR0	Адрес SDRAM
45	V11	DDR0_A[8]	DDR	O	VDDQ_DDR0	Адрес SDRAM
46	Y11	DDR0_A[9]	DDR	O	VDDQ_DDR0	Адрес SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
47	H10	DDR0_ACT_N	DDR	O	VDDQ_DDR0	При низком уровне, указывает на команду активировать (открыть строку)
48	U12	DDR0_ALERT_N	DDR	I	VDDQ_DDR0	Циклические проверки с избыточностью SDRAM/ошибка четности
49	U11	DDR0_ATO	DDR	A		Аналоговый тестовый вывод
50	J13	DDR0_BA[0]	DDR	O	VDDQ_DDR0	Адрес банка SDRAM
51	J10	DDR0_BA[1]	DDR	O	VDDQ_DDR0	Адрес банка SDRAM
52	U7	DDR0_BG[0]	DDR	O	VDDQ_DDR0	Группа банка SDRAM
53	M12	DDR0_BG[1]	DDR	O	VDDQ_DDR0	Группа банка SDRAM
54	L9	DDR0_CK[0]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
55	M11	DDR0_CK[1]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
56	N10	DDR0_CK[2]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
57	P11	DDR0_CK[3]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
58	M9	DDR0_CK_N[0]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
59	L11	DDR0_CK_N[1]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
60	P10	DDR0_CK_N[2]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
61	R11	DDR0_CK_N[3]	DDR	O	VDDQ_DDR0	Тактовая частота SDRAM
62	R12	DDR0_CKE[0]	DDR	O	VDDQ_DDR0	Включение тактового сигнала SDRAM
63	N13	DDR0_CKE[1]	DDR	O	VDDQ_DDR0	Включение тактового сигнала SDRAM
64	AB13	DDR0_CKE[2]	DDR	O	VDDQ_DDR0	Включение тактового сигнала SDRAM
65	W10	DDR0_CKE[3]	DDR	O	VDDQ_DDR0	Включение тактового сигнала SDRAM
66	L13	DDR0_CS_N[0]	DDR	O	VDDQ_DDR0	Выбор микросхемы SDRAM
67	P13	DDR0_CS_N[1]	DDR	O	VDDQ_DDR0	Выбор микросхемы SDRAM
68	W9	DDR0_CS_N[2]	DDR	O	VDDQ_DDR0	Выбор микросхемы SDRAM
69	U10	DDR0_CS_N[3]	DDR	O	VDDQ_DDR0	Выбор микросхемы SDRAM
70	AB8	DDR0_DM[0]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
71	AC4	DDR0_DM[1]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
72	Y7	DDR0_DM[2]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
73	T2	DDR0_DM[3]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
74	L8	DDR0_DM[4]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
75	N3	DDR0_DM[5]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
76	K7	DDR0_DM[6]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
77	J3	DDR0_DM[7]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
78	P2	DDR0_DM[8]	DDR	IO	VDDQ_DDR0	Маска данных SDRAM
79	AD5	DDR0_DQ[0]	DDR	IO	VDDQ_DDR0	Данные SDRAM
80	AB7	DDR0_DQ[1]	DDR	IO	VDDQ_DDR0	Данные SDRAM
81	Y3	DDR0_DQ[10]	DDR	IO	VDDQ_DDR0	Данные SDRAM
82	Y4	DDR0_DQ[11]	DDR	IO	VDDQ_DDR0	Данные SDRAM
83	AB1	DDR0_DQ[12]	DDR	IO	VDDQ_DDR0	Данные SDRAM
84	AB2	DDR0_DQ[13]	DDR	IO	VDDQ_DDR0	Данные SDRAM
85	AB3	DDR0_DQ[14]	DDR	IO	VDDQ_DDR0	Данные SDRAM
86	AB4	DDR0_DQ[15]	DDR	IO	VDDQ_DDR0	Данные SDRAM
87	V6	DDR0_DQ[16]	DDR	IO	VDDQ_DDR0	Данные SDRAM
88	V5	DDR0_DQ[17]	DDR	IO	VDDQ_DDR0	Данные SDRAM
89	Y5	DDR0_DQ[18]	DDR	IO	VDDQ_DDR0	Данные SDRAM
90	Y8	DDR0_DQ[19]	DDR	IO	VDDQ_DDR0	Данные SDRAM
91	AB6	DDR0_DQ[2]	DDR	IO	VDDQ_DDR0	Данные SDRAM
92	V7	DDR0_DQ[20]	DDR	IO	VDDQ_DDR0	Данные SDRAM
93	U5	DDR0_DQ[21]	DDR	IO	VDDQ_DDR0	Данные SDRAM
94	W8	DDR0_DQ[22]	DDR	IO	VDDQ_DDR0	Данные SDRAM
95	Y6	DDR0_DQ[23]	DDR	IO	VDDQ_DDR0	Данные SDRAM
96	V3	DDR0_DQ[24]	DDR	IO	VDDQ_DDR0	Данные SDRAM
97	V4	DDR0_DQ[25]	DDR	IO	VDDQ_DDR0	Данные SDRAM
98	T3	DDR0_DQ[26]	DDR	IO	VDDQ_DDR0	Данные SDRAM
99	T1	DDR0_DQ[27]	DDR	IO	VDDQ_DDR0	Данные SDRAM
100	V2	DDR0_DQ[28]	DDR	IO	VDDQ_DDR0	Данные SDRAM
101	W4	DDR0_DQ[29]	DDR	IO	VDDQ_DDR0	Данные SDRAM
102	AB5	DDR0_DQ[3]	DDR	IO	VDDQ_DDR0	Данные SDRAM
103	T4	DDR0_DQ[30]	DDR	IO	VDDQ_DDR0	Данные SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
104	V1	DDR0_DQ[31]	DDR	IO	VDDQ_DDR0	Данные SDRAM
105	L5	DDR0_DQ[32]	DDR	IO	VDDQ_DDR0	Данные SDRAM
106	L6	DDR0_DQ[33]	DDR	IO	VDDQ_DDR0	Данные SDRAM
107	L7	DDR0_DQ[34]	DDR	IO	VDDQ_DDR0	Данные SDRAM
108	M8	DDR0_DQ[35]	DDR	IO	VDDQ_DDR0	Данные SDRAM
109	N5	DDR0_DQ[36]	DDR	IO	VDDQ_DDR0	Данные SDRAM
110	N6	DDR0_DQ[37]	DDR	IO	VDDQ_DDR0	Данные SDRAM
111	N7	DDR0_DQ[38]	DDR	IO	VDDQ_DDR0	Данные SDRAM
112	N8	DDR0_DQ[39]	DDR	IO	VDDQ_DDR0	Данные SDRAM
113	AD7	DDR0_DQ[4]	DDR	IO	VDDQ_DDR0	Данные SDRAM
114	K1	DDR0_DQ[40]	DDR	IO	VDDQ_DDR0	Данные SDRAM
115	K2	DDR0_DQ[41]	DDR	IO	VDDQ_DDR0	Данные SDRAM
116	K3	DDR0_DQ[42]	DDR	IO	VDDQ_DDR0	Данные SDRAM
117	L4	DDR0_DQ[43]	DDR	IO	VDDQ_DDR0	Данные SDRAM
118	M1	DDR0_DQ[44]	DDR	IO	VDDQ_DDR0	Данные SDRAM
119	M2	DDR0_DQ[45]	DDR	IO	VDDQ_DDR0	Данные SDRAM
120	M3	DDR0_DQ[46]	DDR	IO	VDDQ_DDR0	Данные SDRAM
121	N4	DDR0_DQ[47]	DDR	IO	VDDQ_DDR0	Данные SDRAM
122	J5	DDR0_DQ[48]	DDR	IO	VDDQ_DDR0	Данные SDRAM
123	J7	DDR0_DQ[49]	DDR	IO	VDDQ_DDR0	Данные SDRAM
124	AD6	DDR0_DQ[5]	DDR	IO	VDDQ_DDR0	Данные SDRAM
125	J8	DDR0_DQ[50]	DDR	IO	VDDQ_DDR0	Данные SDRAM
126	J6	DDR0_DQ[51]	DDR	IO	VDDQ_DDR0	Данные SDRAM
127	G5	DDR0_DQ[52]	DDR	IO	VDDQ_DDR0	Данные SDRAM
128	G8	DDR0_DQ[53]	DDR	IO	VDDQ_DDR0	Данные SDRAM
129	G6	DDR0_DQ[54]	DDR	IO	VDDQ_DDR0	Данные SDRAM
130	G7	DDR0_DQ[55]	DDR	IO	VDDQ_DDR0	Данные SDRAM
131	F1	DDR0_DQ[56]	DDR	IO	VDDQ_DDR0	Данные SDRAM
132	F2	DDR0_DQ[57]	DDR	IO	VDDQ_DDR0	Данные SDRAM
133	F3	DDR0_DQ[58]	DDR	IO	VDDQ_DDR0	Данные SDRAM
134	G4	DDR0_DQ[59]	DDR	IO	VDDQ_DDR0	Данные SDRAM
135	AD8	DDR0_DQ[6]	DDR	IO	VDDQ_DDR0	Данные SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
136	H1	DDR0_DQ[60]	DDR	IO	VDDQ_DDR0	Данные SDRAM
137	H2	DDR0_DQ[61]	DDR	IO	VDDQ_DDR0	Данные SDRAM
138	H3	DDR0_DQ[62]	DDR	IO	VDDQ_DDR0	Данные SDRAM
139	J4	DDR0_DQ[63]	DDR	IO	VDDQ_DDR0	Данные SDRAM
140	AC8	DDR0_DQ[7]	DDR	IO	VDDQ_DDR0	Данные SDRAM
141	Y1	DDR0_DQ[8]	DDR	IO	VDDQ_DDR0	Данные SDRAM
142	Y2	DDR0_DQ[9]	DDR	IO	VDDQ_DDR0	Данные SDRAM
143	AC6	DDR0_DQS[0]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
144	AA2	DDR0_DQS[1]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
145	W5	DDR0_DQS[2]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
146	U2	DDR0_DQS[3]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
147	M5	DDR0_DQS[4]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
148	L2	DDR0_DQS[5]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
149	H5	DDR0_DQS[6]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
150	G1	DDR0_DQS[7]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
151	P3	DDR0_DQS[8]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
152	AC5	DDR0_DQS_N[0]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
153	AA1	DDR0_DQS_N[1]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
154	W6	DDR0_DQS_N[2]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
155	U1	DDR0_DQS_N[3]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
156	M6	DDR0_DQS_N[4]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
157	L1	DDR0_DQS_N[5]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
158	H6	DDR0_DQS_N[6]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
159	G2	DDR0_DQS_N[7]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
160	R3	DDR0_DQS_N[8]	DDR	IO	VDDQ_DDR0	Стробирующий импульс SDRAM
161	K10	DDR0_DTO[0]	DDR	O	VDDQ_DDR0	Цифровой тестовый вывод
162	J9	DDR0_DTO[1]	DDR	O	VDDQ_DDR0	Цифровой тестовый вывод
163	T6	DDR0_ECC[0]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
164	R6	DDR0_ECC[1]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
165	P6	DDR0_ECC[2]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
166	R5	DDR0_ECC[3]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
167	P1	DDR0_ECC[4]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
168	R1	DDR0_ECC[5]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
169	R2	DDR0_ECC[6]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
170	T5	DDR0_ECC[7]	DDR	IO	VDDQ_DDR0	Кодирование с коррекцией ошибок данных SDRAM
171	K13	DDR0_MIRROR	DDR	O	VDDQ_DDR0	Зеркало SDRAM (дополнительный сигнал DIMM)
172	AA13	DDR0_ODT[0]	DDR	O	VDDQ_DDR0	Сигнал терминации SDRAM
173	AC9	DDR0_ODT[1]	DDR	O	VDDQ_DDR0	Сигнал терминации SDRAM
174	V9	DDR0_ODT[2]	DDR	O	VDDQ_DDR0	Сигнал терминации SDRAM
175	P8	DDR0_ODT[3]	DDR	O	VDDQ_DDR0	Сигнал терминации SDRAM
176	T10	DDR0_PARITY	DDR	O	VDDQ_DDR0	Четность SDRAM
177	N12	DDR0_QCSEN_N	DDR	O	VDDQ_DDR0	Включение четырехчипового вывода SDRAM (дополнительный сигнал DIMM)
178	J11	DDR0_RAM_RST_N	DDR	O	VDDQ_DDR0	Перезагрузка SDRAM
179	V12	DDR0_VREFI[0]	DDR	A		IO ring VREFI net
180	AB9	DDR0_VREFI[1]	DDR	A		IO ring VREFI net
181	W12	DDR0_VREFI[2]	DDR	A		IO ring VREFI net
182	T7	DDR0_VREFI[3]	DDR	A		IO ring VREFI net
183	R8	DDR0_VREFI[4]	DDR	A		IO ring VREFI net
184	K8	DDR0_VREFI[5]	DDR	A		IO ring VREFI net
185	P14	DDR0_VREFI[6]	DDR	A		IO ring VREFI net
186	L10	DDR0_VREFI[7]	DDR	A		IO ring VREFI net
187	U8	DDR0_VREFI[8]	DDR	A		IO ring VREFI net

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
188	T9	DDR0_VREFI[9]	DDR	A		IO ring VREFI net
189	AC10	DDR0_VREFI_ZQ	DDR	A		IO ring VREFI ZQ net
190	AC13	DDR0_ZQ	DDR	A		Внешний калибровочный резистор
191	AM27	DDR1_A[0]	DDR	O	VDDQ_DDR1	Адрес SDRAM
192	AT22	DDR1_A[1]	DDR	O	VDDQ_DDR1	Адрес SDRAM
193	AL25	DDR1_A[10]	DDR	O	VDDQ_DDR1	Адрес SDRAM
194	AL23	DDR1_A[11]	DDR	O	VDDQ_DDR1	Адрес SDRAM
195	AL32	DDR1_A[12]	DDR	O	VDDQ_DDR1	Адрес SDRAM
196	AM23	DDR1_A[13]	DDR	O	VDDQ_DDR1	Адрес SDRAM
197	AK28	DDR1_A[14]	DDR	O	VDDQ_DDR1	Включение записи SDRAM
198	AN32	DDR1_A[15]	DDR	O	VDDQ_DDR1	Выбор адреса столбца SDRAM
199	AM26	DDR1_A[16]	DDR	O	VDDQ_DDR1	Выбор адреса строки SDRAM
200	AN31	DDR1_A[17]	DDR	O	VDDQ_DDR1	Адрес SDRAM
201	AR22	DDR1_A[2]	DDR	O	VDDQ_DDR1	Адрес SDRAM
202	AM24	DDR1_A[3]	DDR	O	VDDQ_DDR1	Адрес SDRAM
203	AP21	DDR1_A[4]	DDR	O	VDDQ_DDR1	Адрес SDRAM
204	AL22	DDR1_A[5]	DDR	O	VDDQ_DDR1	Адрес SDRAM
205	AM31	DDR1_A[6]	DDR	O	VDDQ_DDR1	Адрес SDRAM
206	AM25	DDR1_A[7]	DDR	O	VDDQ_DDR1	Адрес SDRAM
207	AK31	DDR1_A[8]	DDR	O	VDDQ_DDR1	Адрес SDRAM
208	AL31	DDR1_A[9]	DDR	O	VDDQ_DDR1	Адрес SDRAM
209	AK25	DDR1_ACT_N	DDR	O	VDDQ_DDR1	При низком уровне, указывает на команду активировать (открыть строку)
210	AN29	DDR1_ALERT_N	DDR	I	VDDQ_DDR1	Циклические проверки с избыточностью SDRAM/ошибка четности
211	AM30	DDR1_ATO	DDR	A		Аналоговый тестовый вывод
212	AP24	DDR1_BA[0]	DDR	O	VDDQ_DDR1	Адрес банка SDRAM
213	AK27	DDR1_BA[1]	DDR	O	VDDQ_DDR1	Адрес банка SDRAM
214	AK29	DDR1_BG[0]	DDR	O	VDDQ_DDR1	Группа банка SDRAM
215	AP23	DDR1_BG[1]	DDR	O	VDDQ_DDR1	Группа банка SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
216	AT24	DDR1_CK[0]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
217	AR26	DDR1_CK[1]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
218	AR25	DDR1_CK[2]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
219	AR27	DDR1_CK[3]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
220	AR24	DDR1_CK_N[0]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
221	AT26	DDR1_CK_N[1]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
222	AP25	DDR1_CK_N[2]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
223	AP27	DDR1_CK_N[3]	DDR	O	VDDQ_DDR1	Тактовая частота SDRAM
224	AU21	DDR1_CKE[0]	DDR	O	VDDQ_DDR1	Включение тактового сигнала SDRAM
225	AT21	DDR1_CKE[1]	DDR	O	VDDQ_DDR1	Включение тактового сигнала SDRAM
226	AN28	DDR1_CKE[2]	DDR	O	VDDQ_DDR1	Включение тактового сигнала SDRAM
227	AK30	DDR1_CKE[3]	DDR	O	VDDQ_DDR1	Включение тактового сигнала SDRAM
228	AV22	DDR1_CS_N[0]	DDR	O	VDDQ_DDR1	Выбор микросхемы SDRAM
229	AW22	DDR1_CS_N[1]	DDR	O	VDDQ_DDR1	Выбор микросхемы SDRAM
230	AV21	DDR1_CS_N[2]	DDR	O	VDDQ_DDR1	Выбор микросхемы SDRAM
231	AN26	DDR1_CS_N[3]	DDR	O	VDDQ_DDR1	Выбор микросхемы SDRAM
232	AW34	DDR1_DM[0]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
233	AW25	DDR1_DM[1]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
234	AV38	DDR1_DM[2]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
235	AV29	DDR1_DM[3]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
236	AN34	DDR1_DM[4]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
237	AN37	DDR1_DM[5]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
238	AJ36	DDR1_DM[6]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
239	AJ37	DDR1_DM[7]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
240	AR32	DDR1_DM[8]	DDR	IO	VDDQ_DDR1	Маска данных SDRAM
241	AV32	DDR1_DQ[0]	DDR	IO	VDDQ_DDR1	Данные SDRAM
242	AW32	DDR1_DQ[1]	DDR	IO	VDDQ_DDR1	Данные SDRAM
243	AU25	DDR1_DQ[10]	DDR	IO	VDDQ_DDR1	Данные SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
244	AV25	DDR1_DQ[11]	DDR	IO	VDDQ_DDR1	Данные SDRAM
245	AU23	DDR1_DQ[12]	DDR	IO	VDDQ_DDR1	Данные SDRAM
246	AW23	DDR1_DQ[13]	DDR	IO	VDDQ_DDR1	Данные SDRAM
247	AW24	DDR1_DQ[14]	DDR	IO	VDDQ_DDR1	Данные SDRAM
248	AV23	DDR1_DQ[15]	DDR	IO	VDDQ_DDR1	Данные SDRAM
249	AW36	DDR1_DQ[16]	DDR	IO	VDDQ_DDR1	Данные SDRAM
250	AU36	DDR1_DQ[17]	DDR	IO	VDDQ_DDR1	Данные SDRAM
251	AV36	DDR1_DQ[18]	DDR	IO	VDDQ_DDR1	Данные SDRAM
252	AU38	DDR1_DQ[19]	DDR	IO	VDDQ_DDR1	Данные SDRAM
253	AU32	DDR1_DQ[2]	DDR	IO	VDDQ_DDR1	Данные SDRAM
254	AV39	DDR1_DQ[20]	DDR	IO	VDDQ_DDR1	Данные SDRAM
255	AU39	DDR1_DQ[21]	DDR	IO	VDDQ_DDR1	Данные SDRAM
256	AW39	DDR1_DQ[22]	DDR	IO	VDDQ_DDR1	Данные SDRAM
257	AW37	DDR1_DQ[23]	DDR	IO	VDDQ_DDR1	Данные SDRAM
258	AU27	DDR1_DQ[24]	DDR	IO	VDDQ_DDR1	Данные SDRAM
259	AW27	DDR1_DQ[25]	DDR	IO	VDDQ_DDR1	Данные SDRAM
260	AV27	DDR1_DQ[26]	DDR	IO	VDDQ_DDR1	Данные SDRAM
261	AW28	DDR1_DQ[27]	DDR	IO	VDDQ_DDR1	Данные SDRAM
262	AU29	DDR1_DQ[28]	DDR	IO	VDDQ_DDR1	Данные SDRAM
263	AU30	DDR1_DQ[29]	DDR	IO	VDDQ_DDR1	Данные SDRAM
264	AW33	DDR1_DQ[3]	DDR	IO	VDDQ_DDR1	Данные SDRAM
265	AW30	DDR1_DQ[30]	DDR	IO	VDDQ_DDR1	Данные SDRAM
266	AV30	DDR1_DQ[31]	DDR	IO	VDDQ_DDR1	Данные SDRAM
267	AN35	DDR1_DQ[32]	DDR	IO	VDDQ_DDR1	Данные SDRAM
268	AM35	DDR1_DQ[33]	DDR	IO	VDDQ_DDR1	Данные SDRAM
269	AM36	DDR1_DQ[34]	DDR	IO	VDDQ_DDR1	Данные SDRAM
270	AR36	DDR1_DQ[35]	DDR	IO	VDDQ_DDR1	Данные SDRAM
271	AM34	DDR1_DQ[36]	DDR	IO	VDDQ_DDR1	Данные SDRAM
272	AR35	DDR1_DQ[37]	DDR	IO	VDDQ_DDR1	Данные SDRAM
273	AR34	DDR1_DQ[38]	DDR	IO	VDDQ_DDR1	Данные SDRAM
274	AP34	DDR1_DQ[39]	DDR	IO	VDDQ_DDR1	Данные SDRAM
275	AU34	DDR1_DQ[4]	DDR	IO	VDDQ_DDR1	Данные SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
276	AP37	DDR1_DQ[40]	DDR	IO	VDDQ_DDR1	Данные SDRAM
277	AR37	DDR1_DQ[41]	DDR	IO	VDDQ_DDR1	Данные SDRAM
278	AR38	DDR1_DQ[42]	DDR	IO	VDDQ_DDR1	Данные SDRAM
279	AR39	DDR1_DQ[43]	DDR	IO	VDDQ_DDR1	Данные SDRAM
280	AM37	DDR1_DQ[44]	DDR	IO	VDDQ_DDR1	Данные SDRAM
281	AN39	DDR1_DQ[45]	DDR	IO	VDDQ_DDR1	Данные SDRAM
282	AN38	DDR1_DQ[46]	DDR	IO	VDDQ_DDR1	Данные SDRAM
283	AM38	DDR1_DQ[47]	DDR	IO	VDDQ_DDR1	Данные SDRAM
284	АН34	DDR1_DQ[48]	DDR	IO	VDDQ_DDR1	Данные SDRAM
285	AL36	DDR1_DQ[49]	DDR	IO	VDDQ_DDR1	Данные SDRAM
286	AV34	DDR1_DQ[5]	DDR	IO	VDDQ_DDR1	Данные SDRAM
287	AL34	DDR1_DQ[50]	DDR	IO	VDDQ_DDR1	Данные SDRAM
288	AK34	DDR1_DQ[51]	DDR	IO	VDDQ_DDR1	Данные SDRAM
289	AL35	DDR1_DQ[52]	DDR	IO	VDDQ_DDR1	Данные SDRAM
290	АН36	DDR1_DQ[53]	DDR	IO	VDDQ_DDR1	Данные SDRAM
291	АН35	DDR1_DQ[54]	DDR	IO	VDDQ_DDR1	Данные SDRAM
292	AJ34	DDR1_DQ[55]	DDR	IO	VDDQ_DDR1	Данные SDRAM
293	АН37	DDR1_DQ[56]	DDR	IO	VDDQ_DDR1	Данные SDRAM
294	AL37	DDR1_DQ[57]	DDR	IO	VDDQ_DDR1	Данные SDRAM
295	AL38	DDR1_DQ[58]	DDR	IO	VDDQ_DDR1	Данные SDRAM
296	AL39	DDR1_DQ[59]	DDR	IO	VDDQ_DDR1	Данные SDRAM
297	AU35	DDR1_DQ[6]	DDR	IO	VDDQ_DDR1	Данные SDRAM
298	АН38	DDR1_DQ[60]	DDR	IO	VDDQ_DDR1	Данные SDRAM
299	AK37	DDR1_DQ[61]	DDR	IO	VDDQ_DDR1	Данные SDRAM
300	AJ38	DDR1_DQ[62]	DDR	IO	VDDQ_DDR1	Данные SDRAM
301	АН39	DDR1_DQ[63]	DDR	IO	VDDQ_DDR1	Данные SDRAM
302	AV35	DDR1_DQ[7]	DDR	IO	VDDQ_DDR1	Данные SDRAM
303	AU26	DDR1_DQ[8]	DDR	IO	VDDQ_DDR1	Данные SDRAM
304	AV26	DDR1_DQ[9]	DDR	IO	VDDQ_DDR1	Данные SDRAM
305	AU33	DDR1_DQS[0]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
306	AU24	DDR1_DQS[1]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
307	AU37	DDR1_DQS[2]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
308	AU28	DDR1_DQS[3]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
309	AP36	DDR1_DQS[4]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
310	AP38	DDR1_DQS[5]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
311	AJ35	DDR1_DQS[6]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
312	AK38	DDR1_DQS[7]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
313	AR30	DDR1_DQS[8]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
314	AV33	DDR1_DQS_N[0]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
315	AV24	DDR1_DQS_N[1]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
316	AV37	DDR1_DQS_N[2]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
317	AV28	DDR1_DQS_N[3]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
318	AP35	DDR1_DQS_N[4]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
319	AP39	DDR1_DQS_N[5]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
320	AK35	DDR1_DQS_N[6]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
321	AK39	DDR1_DQS_N[7]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
322	AP30	DDR1_DQS_N[8]	DDR	IO	VDDQ_DDR1	Стробирующий импульс SDRAM
323	AK26	DDR1_DTO[0]	DDR	O	VDDQ_DDR1	Цифровой тестовый вывод
324	AK24	DDR1_DTO[1]	DDR	O	VDDQ_DDR1	Цифровой тестовый вывод
325	AT30	DDR1_ECC[0]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
326	AR29	DDR1_ECC[1]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
327	AT29	DDR1_ECC[2]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
328	AT31	DDR1_ECC[3]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
329	AP29	DDR1_ECC[4]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
330	AP31	DDR1_ECC[5]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
331	AT32	DDR1_ECC[6]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
332	AP32	DDR1_ECC[7]	DDR	IO	VDDQ_DDR1	Кодирование с коррекцией ошибок данных SDRAM
333	AP22	DDR1_MIRROR	DDR	O	VDDQ_DDR1	Зеркало SDRAM (дополнительный сигнал DIMM)
334	AK22	DDR1_ODT[0]	DDR	O	VDDQ_DDR1	Сигнал терминации SDRAM
335	AM28	DDR1_ODT[1]	DDR	O	VDDQ_DDR1	Сигнал терминации SDRAM
336	AW21	DDR1_ODT[2]	DDR	O	VDDQ_DDR1	Сигнал терминации SDRAM
337	AM22	DDR1_ODT[3]	DDR	O	VDDQ_DDR1	Сигнал терминации SDRAM
338	AL27	DDR1_PARITY	DDR	O	VDDQ_DDR1	Четность SDRAM
339	AN22	DDR1_QCSEN_N	DDR	O	VDDQ_DDR1	Включение четырехчипового вывода SDRAM (дополнительный сигнал DIMM)
340	AN24	DDR1_RAM_RST_N	DDR	O	VDDQ_DDR1	Перезагрузка SDRAM
341	AJ22	DDR1_VREFI[0]	DDR	A		IO ring VREFI net
342	AG23	DDR1_VREFI[1]	DDR	A		IO ring VREFI net
343	AG24	DDR1_VREFI[2]	DDR	A		IO ring VREFI net
344	AG25	DDR1_VREFI[3]	DDR	A		IO ring VREFI net
345	AG26	DDR1_VREFI[4]	DDR	A		IO ring VREFI net
346	AH27	DDR1_VREFI[5]	DDR	A		IO ring VREFI net
347	AH26	DDR1_VREFI[6]	DDR	A		IO ring VREFI net
348	AJ25	DDR1_VREFI[7]	DDR	A		IO ring VREFI net
349	AJ24	DDR1_VREFI[8]	DDR	A		IO ring VREFI net
350	AH23	DDR1_VREFI[9]	DDR	A		IO ring VREFI net
351	AH22	DDR1_VREFI_ZQ	DDR	A		IO ring VREFI ZQ net
352	AG22	DDR1_ZQ	DDR	A		Внешний калибровочный резистор
353	C35	ESPI_ALERT[0]	LSP	I	VDDIO_18	Оповещение eSPI
354	C37	ESPI_ALERT[1]	LSP	I	VDDIO_18	Оповещение eSPI
355	C38	ESPI_ALERT[2]	LSP	I	VDDIO_18	Оповещение eSPI
356	D35	ESPI_ALERT[3]	LSP	I	VDDIO_18	Оповещение eSPI
357	D36	ESPI_ALERT[4]	LSP	I	VDDIO_18	Оповещение eSPI

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
358	D37	ESPI_ALERT[5]	LSP	I	VDDIO_18	Оповещение eSPI
359	E35	ESPI_ALERT[6]	LSP	I	VDDIO_18	Оповещение eSPI
360	E34	ESPI_ALERT[7]	LSP	I	VDDIO_18	Оповещение eSPI
361	A38	ESPI_CLK	LSP	IO	VDDIO_18	Тактовый сигнал eSPI
362	A39	ESPI_DAT[0]	LSP	IO	VDDIO_18	Данные eSPI
363	B39	ESPI_DAT[1]	LSP	IO	VDDIO_18	Данные eSPI
364	C39	ESPI_DAT[2]	LSP	IO	VDDIO_18	Данные eSPI
365	D39	ESPI_DAT[3]	LSP	IO	VDDIO_18	Данные eSPI
366	D34	ESPI_RST	LSP	IO	VDDIO_18	Сброс eSPI
367	A35	ESPI_SS_N[0]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
368	A36	ESPI_SS_N[1]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
369	A37	ESPI_SS_N[2]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
370	B35	ESPI_SS_N[3]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
371	B36	ESPI_SS_N[4]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
372	B37	ESPI_SS_N[5]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
373	C33	ESPI_SS_N[6]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
374	C34	ESPI_SS_N[7]	LSP	IO	VDDIO_18	Выбор Slave устройства eSPI
375	E4	G0_GP_IN	GMAC	I	VDDIO_18	GPIO
376	E3	G0_GP_OUT	GMAC	O	VDDIO_18	GPIO
377	E1	G0_MDC	GMAC	O	VDDIO_18	Интерфейс MDIO
378	E2	G0_MDIO	GMAC	IO	VDDIO_18	Интерфейс MDIO
379	C7	G0_RX_CLK	GMAC	I	VDDIO_18	Принимаемый тактовый сигнал
380	C5	G0_RX_DAT[0]	GMAC	I	VDDIO_18	Принимаемые данные
381	C6	G0_RX_DAT[1]	GMAC	I	VDDIO_18	Принимаемые данные
382	D5	G0_RX_DAT[2]	GMAC	I	VDDIO_18	Принимаемые данные
383	D6	G0_RX_DAT[3]	GMAC	I	VDDIO_18	Принимаемые данные
384	D7	G0_RX_DEN	GMAC	I	VDDIO_18	Получение данных включено
385	C4	G0_TX_CLK	GMAC	O	VDDIO_18	Передаваемый тактовый сигнал
386	C1	G0_TX_DAT[0]	GMAC	O	VDDIO_18	Передаваемые данные

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
387	C2	G0_TX_DAT[1]	GMAC	O	VDDIO_18	Передаваемые данные
388	C3	G0_TX_DAT[2]	GMAC	O	VDDIO_18	Передаваемые данные
389	D2	G0_TX_DAT[3]	GMAC	O	VDDIO_18	Передаваемые данные
390	D4	G0_TX_DEN	GMAC	O	VDDIO_18	Передача данных включена
391	E7	G1_GP_IN	GMAC	I	VDDIO_18	GPIO
392	E8	G1_GP_OUT	GMAC	O	VDDIO_18	GPIO
393	E5	G1_MDC	GMAC	O	VDDIO_18	Интерфейс MDIO
394	E6	G1_MDIO	GMAC	IO	VDDIO_18	Интерфейс MDIO
395	A7	G1_RX_CLK	GMAC	I	VDDIO_18	Принимаемый тактовый сигнал
396	A5	G1_RX_DAT[0]	GMAC	I	VDDIO_18	Принимаемые данные
397	A6	G1_RX_DAT[1]	GMAC	I	VDDIO_18	Принимаемые данные
398	B5	G1_RX_DAT[2]	GMAC	I	VDDIO_18	Принимаемые данные
399	B6	G1_RX_DAT[3]	GMAC	I	VDDIO_18	Принимаемые данные
400	B7	G1_RX_DEN	GMAC	I	VDDIO_18	Получение данных включено
401	A3	G1_TX_CLK	GMAC	O	VDDIO_18	Передаваемый тактовый сигнал
402	A1	G1_TX_DAT[0]	GMAC	O	VDDIO_18	Передаваемые данные
403	A2	G1_TX_DAT[1]	GMAC	O	VDDIO_18	Передаваемые данные
404	B1	G1_TX_DAT[2]	GMAC	O	VDDIO_18	Передаваемые данные
405	B2	G1_TX_DAT[3]	GMAC	O	VDDIO_18	Передаваемые данные
406	B3	G1_TX_DEN	GMAC	O	VDDIO_18	Передача данных включена
407	G35	GPIO32[0]	LSP	IO	VDDIO_18	Данные GPIO
408	G36	GPIO32[1]	LSP	IO	VDDIO_18	Данные GPIO
409	J36	GPIO32[10]	LSP	IO	VDDIO_18	Данные GPIO
410	K31	GPIO32[11]	LSP	IO	VDDIO_18	Данные GPIO
411	K32	GPIO32[12]	LSP	IO	VDDIO_18	Данные GPIO
412	L31	GPIO32[13]	LSP	IO	VDDIO_18	Данные GPIO
413	L32	GPIO32[14]	LSP	IO	VDDIO_18	Данные GPIO
414	L33	GPIO32[15]	LSP	IO	VDDIO_18	Данные GPIO
415	M29	GPIO32[16]	LSP	IO	VDDIO_18	Данные GPIO

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
416	M30	GPIO32[17]	LSP	IO	VDDIO_18	Данные GPIO
417	M31	GPIO32[18]	LSP	IO	VDDIO_18	Данные GPIO
418	N30	GPIO32[19]	LSP	IO	VDDIO_18	Данные GPIO
419	G37	GPIO32[2]	LSP	IO	VDDIO_18	Данные GPIO
420	N31	GPIO32[20]	LSP	IO	VDDIO_18	Данные GPIO
421	N32	GPIO32[21]	LSP	IO	VDDIO_18	Данные GPIO
422	P32	GPIO32[22]	LSP	IO	VDDIO_18	Данные GPIO
423	P33	GPIO32[23]	LSP	IO	VDDIO_18	Данные GPIO
424	R28	GPIO32[24]	LSP	IO	VDDIO_18	Данные GPIO
425	R29	GPIO32[25]	LSP	IO	VDDIO_18	Данные GPIO
426	R30	GPIO32[26]	LSP	IO	VDDIO_18	Данные GPIO
427	R31	GPIO32[27]	LSP	IO	VDDIO_18	Данные GPIO
428	R33	GPIO32[28]	LSP	IO	VDDIO_18	Данные GPIO
429	R34	GPIO32[29]	LSP	IO	VDDIO_18	Данные GPIO
430	H32	GPIO32[3]	LSP	IO	VDDIO_18	Данные GPIO
431	T32	GPIO32[30]	LSP	IO	VDDIO_18	Данные GPIO
432	T33	GPIO32[31]	LSP	IO	VDDIO_18	Данные GPIO
433	H33	GPIO32[4]	LSP	IO	VDDIO_18	Данные GPIO
434	H34	GPIO32[5]	LSP	IO	VDDIO_18	Данные GPIO
435	H36	GPIO32[6]	LSP	IO	VDDIO_18	Данные GPIO
436	H37	GPIO32[7]	LSP	IO	VDDIO_18	Данные GPIO
437	J34	GPIO32[8]	LSP	IO	VDDIO_18	Данные GPIO
438	J35	GPIO32[9]	LSP	IO	VDDIO_18	Данные GPIO
439	AN17	GPIO8[0]	SCM	IO	VDDIO_18	Данные SM GPIO
440	AM17	GPIO8[1]	SCM	IO	VDDIO_18	Данные SM GPIO
441	AK17	GPIO8[2]	SCM	IO	VDDIO_18	Данные SM GPIO
442	AJ18	GPIO8[3]	SCM	IO	VDDIO_18	Данные SM GPIO
443	AJ19	GPIO8[4]	SCM	IO	VDDIO_18	Данные SM GPIO
444	AJ20	GPIO8[5]	SCM	IO	VDDIO_18	Данные SM GPIO
445	AH19	GPIO8[6]	SCM	IO	VDDIO_18	Данные SM GPIO
446	AH20	GPIO8[7]	SCM	IO	VDDIO_18	Данные SM GPIO
447	B8	HDMI_CLKN	MEDIA	O		Тактовая частота TMSD

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
448	C8	HDMI_CLKP	MEDIA	O		Тактовая частота TMDS
449	B9	HDMI_DATN[0]	MEDIA	O		Данные TMDS
450	E9	HDMI_DATN[1]	MEDIA	O		Данные TMDS
451	C10	HDMI_DATN[2]	MEDIA	O		Данные TMDS
452	A9	HDMI_DATP[0]	MEDIA	O		Данные TMDS
453	D9	HDMI_DATP[1]	MEDIA	O		Данные TMDS
454	B10	HDMI_DATP[2]	MEDIA	O		Данные TMDS
455	K18	HDMI_DB_BISTDONE	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
456	J18	HDMI_DB_BISTEN	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
457	L17	HDMI_DB_BISTOK	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
458	M16	HDMI_DB_DAT[0]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
459	N16	HDMI_DB_DAT[1]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
460	M17	HDMI_DB_DAT[2]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
461	N17	HDMI_DB_DAT[3]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
462	N18	HDMI_DB_DAT[4]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
463	P18	HDMI_DB_DAT[5]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
464	M19	HDMI_DB_DAT[6]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
465	N19	HDMI_DB_DAT[7]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
466	P19	HDMI_DB_DAT[8]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
467	M20	HDMI_DB_DAT[9]	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
468	N20	HDMI_DB_EN	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
469	P20	HDMI_DB_ENHPDRXSENSE	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
470	H22	HDMI_DB_EXTERNAL	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
471	N21	HDMI_DB_PDDQ	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
472	J22	HDMI_DB_PHY_RESET	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
473	K22	HDMI_DB_PHYDTB0	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
474	M21	HDMI_DB_PHYDTB1	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
475	P21	HDMI_DB_RXSENSE	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
476	N22	HDMI_DB_SNK_DET_I	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
477	P22	HDMI_DB_SVSRET_MO DEZ	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
478	R22	HDMI_DB_TX_PWRON	MEDIA	I	VDDIO_18	Интерфейс отладки HDMI PHY
479	R16	HDMI_DB_TX_READY	MEDIA	O	VDDIO_18	Интерфейс отладки HDMI PHY
480	D10	HDMI_DDCCEC	MEDIA	IO		Заземление для сигнала обнаружения горячей замены
481	H9	HDMI_HPD	MEDIA	IO		Сигнал обнаружения горячей замены для HDMI
482	T14	HDMI_PLL_27M	MEDIA	I	VDDIO_18	Тактовый сигнал PLL 27 МГц
483	E10	HDMI_RESREF	MEDIA	A		Опорный резистор
484	G9	HDMI_SCL	MEDIA	IO	VDDIO_18	
485	G10	HDMI_SDA	MEDIA	IO	VDDIO_18	
486	AL20	I2C0_SCL	SCM	IO	VDDIO_18	Тактовая частота SM I ² C
487	AL19	I2C0_SDA	SCM	IO	VDDIO_18	Данные SM I ² C
488	G33	I2C1_SCL	LSP	IO	VDDIO_18	Тактовая частота LSP I ² C #1
489	G32	I2C1_SDA	LSP	IO	VDDIO_18	Данные LSP I ² C1
490	K30	I2C2_SCL	LSP	IO	VDDIO_18	Тактовая частота LSP I ² C #2
491	H30	I2C2_SDA	LSP	IO	VDDIO_18	Данные LSP I ² C #2
492	F32	I2S_SCK	MEDIA	I	VDDIO_18	Непрерывный тактовый сигнал I ² S
493	G31	I2S_SDI	MEDIA	I	VDDIO_18	Входные данные I ² S
494	F33	I2S_SDO	MEDIA	O	VDDIO_18	Выходные данные I ² S
495	E33	I2S_WS	MEDIA	I	VDDIO_18	Выбор слова I ² S
496	V33	LED_PWM	MEDIA	O	VDDIO_18	Управление яркостью
497	AC39	LVDS_L0_CLKN	MEDIA	O	VDDIO_18	Тактовая частота LVDS
498	AC38	LVDS_L0_CLKP	MEDIA	O	VDDIO_18	Тактовая частота LVDS
499	AF37	LVDS_L0_DATN[0]	MEDIA	O	VDDIO_18	Данные LVDS
500	AE38	LVDS_L0_DATN[1]	MEDIA	O	VDDIO_18	Данные LVDS
501	AD38	LVDS_L0_DATN[2]	MEDIA	O	VDDIO_18	Данные LVDS
502	AB37	LVDS_L0_DATN[3]	MEDIA	O	VDDIO_18	Данные LVDS
503	AF38	LVDS_L0_DATP[0]	MEDIA	O	VDDIO_18	Данные LVDS
504	AE39	LVDS_L0_DATP[1]	MEDIA	O	VDDIO_18	Данные LVDS

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
505	AD37	LVDS_L0_DATP[2]	MEDIA	O	VDDIO_18	Данные LVDS
506	AB38	LVDS_L0_DATP[3]	MEDIA	O	VDDIO_18	Данные LVDS
507	U39	LVDS_L1_CLKN	MEDIA	O	VDDIO_18	Тактовая частота LVDS
508	U38	LVDS_L1_CLKP	MEDIA	O	VDDIO_18	Тактовая частота LVDS
509	Y37	LVDS_L1_DATN[0]	MEDIA	O	VDDIO_18	Данные LVDS
510	W39	LVDS_L1_DATN[1]	MEDIA	O	VDDIO_18	Данные LVDS
511	V37	LVDS_L1_DATN[2]	MEDIA	O	VDDIO_18	Данные LVDS
512	T38	LVDS_L1_DATN[3]	MEDIA	O	VDDIO_18	Данные LVDS
513	Y38	LVDS_L1_DATP[0]	MEDIA	O	VDDIO_18	Данные LVDS
514	W38	LVDS_L1_DATP[1]	MEDIA	O	VDDIO_18	Данные LVDS
515	V38	LVDS_L1_DATP[2]	MEDIA	O	VDDIO_18	Данные LVDS
516	T37	LVDS_L1_DATP[3]	MEDIA	O	VDDIO_18	Данные LVDS
517	AC36	LVDS_L2_CLKN	MEDIA	O	VDDIO_18	Тактовая частота LVDS
518	AC35	LVDS_L2_CLKP	MEDIA	O	VDDIO_18	Тактовая частота LVDS
519	AF35	LVDS_L2_DATN[0]	MEDIA	O	VDDIO_18	Данные LVDS
520	AE35	LVDS_L2_DATN[1]	MEDIA	O	VDDIO_18	Данные LVDS
521	AD35	LVDS_L2_DATN[2]	MEDIA	O	VDDIO_18	Данные LVDS
522	AB34	LVDS_L2_DATN[3]	MEDIA	O	VDDIO_18	Данные LVDS
523	AF34	LVDS_L2_DATP[0]	MEDIA	O	VDDIO_18	Данные LVDS
524	AE36	LVDS_L2_DATP[1]	MEDIA	O	VDDIO_18	Данные LVDS
525	AD34	LVDS_L2_DATP[2]	MEDIA	O	VDDIO_18	Данные LVDS
526	AB35	LVDS_L2_DATP[3]	MEDIA	O	VDDIO_18	Данные LVDS
527	U36	LVDS_L3_CLKN	MEDIA	O	VDDIO_18	Тактовая частота LVDS
528	U35	LVDS_L3_CLKP	MEDIA	O	VDDIO_18	Тактовая частота LVDS
529	Y34	LVDS_L3_DATN[0]	MEDIA	O	VDDIO_18	Данные LVDS
530	W35	LVDS_L3_DATN[1]	MEDIA	O	VDDIO_18	Данные LVDS
531	V34	LVDS_L3_DATN[2]	MEDIA	O	VDDIO_18	Данные LVDS
532	T34	LVDS_L3_DATN[3]	MEDIA	O	VDDIO_18	Данные LVDS
533	Y35	LVDS_L3_DATP[0]	MEDIA	O	VDDIO_18	Данные LVDS
534	W36	LVDS_L3_DATP[1]	MEDIA	O	VDDIO_18	Данные LVDS
535	V35	LVDS_L3_DATP[2]	MEDIA	O	VDDIO_18	Данные LVDS

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
536	T35	LVDS_L3_DATP[3]	MEDIA	O	VDDIO_18	Данные LVDS
537	AF24	LVDS_PLL_27M	MEDIA	I	VDDIO_18	Тактовый сигнал PLL 27 МГц
538	AD33	LVDS_VREF	MEDIA	A		Опорное питание
539	AT16	PCIE4_0_AMON	PCle	O	VDD_PCIE4_0_15	Диагностический вывод PHY
540	AU15	PCIE4_0_ATT_BUT	PCle	I	VDDIO_18	Нажата кнопка «Внимание»
541	AR11	PCIE4_0_ATT_IND[0]	PCle	O	VDDIO_18	Управление индикатором предупреждения
542	AM16	PCIE4_0_ATT_IND[1]	PCle	O	VDDIO_18	Управление индикатором предупреждения
543	AR16	PCIE4_0_CMD_INT	PCle	I	VDDIO_18	Команда контроллера горячей замены завершила прерывание
544	AL15	PCIE4_0_DMON	PCle	O	VDD_PCIE4_0_09	Диагностический вывод PHY
545	AM15	PCIE4_0_DMONB	PCle	O	VDD_PCIE4_0_09	Диагностический вывод PHY
546	AT18	PCIE4_0_INTRL_CTRL	PCle	O	VDDIO_18	Электромеханическая блокировка управления
547	AT17	PCIE4_0_INTRL_ENG	PCle	I	VDDIO_18	Система электромеханической блокировки включена
548	AP17	PCIE4_0_MRL_SENS	PCle	I	VDDIO_18	Состояние датчика MRL
549	AU16	PCIE4_0_PRES_ST	PCle	I	VDDIO_18	Состояние детектора присутствия
550	AP16	PCIE4_0_PWR_CTRL	PCle	O	VDDIO_18	Управление контроллером питания
551	AR9	PCIE4_0_PWR_FAULT	PCle	I	VDDIO_18	Детектор сбоя питания
552	AP10	PCIE4_0_PWR_IND[0]	PCle	O	VDDIO_18	Управление индикатором питания
553	AP11	PCIE4_0_PWR_IND[1]	PCle	O	VDDIO_18	Управление индикатором питания
554	AV17	PCIE4_0_RBIAS	PCle	IO	VDD_PCIE4_0_15	Подключение опорного резистора
555	AW15	PCIE4_0_REF_CLKN	PCle	I	VDD_PCIE4_0_15	Опорные тактовые импульсы (дифференциальная пара)
556	AW16	PCIE4_0_REF_CLKP	PCle	I	VDD_PCIE4_0_15	Опорные тактовые импульсы (дифференциальная пара)
557	AV14	PCIE4_0_RXN[0]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 0
558	AW12	PCIE4_0_RXN[1]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 1

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
559	AV10	PCIE4_0_RXN[2]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 2
560	AW9	PCIE4_0_RXN[3]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 3
561	AV13	PCIE4_0_RXP[0]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 0
562	AW13	PCIE4_0_RXP[1]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 1
563	AV11	PCIE4_0_RXP[2]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 2
564	AW10	PCIE4_0_RXP[3]	PCle	I	VDD_PCIE4_0_15	Данные, принимаемые по дифференциальной паре 3
565	AT14	PCIE4_0_TXN[0]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 0
566	AU13	PCIE4_0_TXN[1]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 1
567	AT11	PCIE4_0_TXN[2]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 2
568	AU10	PCIE4_0_TXN[3]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 3
569	AT13	PCIE4_0_TXP[0]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 0
570	AU12	PCIE4_0_TXP[1]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 1
571	AT10	PCIE4_0_TXP[2]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 2
572	AU9	PCIE4_0_TXP[3]	PCle	O	VDD_PCIE4_0_15	Данные, передаваемые по дифференциальной паре 3
573	AP13	PCIE4_1_AMON	PCle	O	VDD_PCIE4_1_15	Диагностический вывод PNY
574	AR7	PCIE4_1_ATT_BUT	PCle	I	VDDIO_18	Нажата кнопка «Внимание»
575	AM12	PCIE4_1_ATT_IND[0]	PCle	O	VDDIO_18	Управление индикатором предупреждения
576	AN13	PCIE4_1_ATT_IND[1]	PCle	O	VDDIO_18	Управление индикатором предупреждения
577	AJ13	PCIE4_1_CMD_INT	PCle	I	VDDIO_18	Команда контроллера горячей замены завершила прерывание

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
578	AR12	PCIE4_1_DMON	PCle	O	VDD_PCIE4_1_09	Диагностический вывод PHY
579	AP12	PCIE4_1_DMONB	PCle	O	VDD_PCIE4_1_09	Диагностический вывод PHY
580	AP9	PCIE4_1_INTRL_CTRL	PCle	O	VDDIO_18	Электромеханическая блокировка управления
581	AU8	PCIE4_1_INTRL_ENG	PCle	I	VDDIO_18	Система электромеханической блокировки включена
582	AK14	PCIE4_1_MRL_SENS	PCle	I	VDDIO_18	Состояние датчика MRL
583	AT8	PCIE4_1_PRES_ST	PCle	I	VDDIO_18	Состояние детектора присутствия
584	AL11	PCIE4_1_PWR_CTRL	PCle	O	VDDIO_18	Управление контроллером питания
585	AK13	PCIE4_1_PWR_FAULT	PCle	I	VDDIO_18	Детектор сбоя питания
586	AL12	PCIE4_1_PWR_IND[0]	PCle	O	VDDIO_18	Управление индикатором питания
587	AM13	PCIE4_1_PWR_IND[1]	PCle	O	VDDIO_18	Управление индикатором питания
588	AV8	PCIE4_1_RBIAS	PCle	IO	VDD_PCIE4_1_15	Подключение опорного резистора
589	AV7	PCIE4_1_REF_CLKN	PCle	I	VDD_PCIE4_1_15	Опорные тактовые импульсы (дифференциальная пара)
590	AW7	PCIE4_1_REF_CLKP	PCle	I	VDD_PCIE4_1_15	Опорные тактовые импульсы (дифференциальная пара)
591	AV6	PCIE4_1_RXN[0]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 0
592	AW5	PCIE4_1_RXN[1]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 1
593	AV3	PCIE4_1_RXN[2]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 2
594	AW2	PCIE4_1_RXN[3]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 3
595	AV5	PCIE4_1_RXP[0]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 0
596	AW4	PCIE4_1_RXP[1]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 1
597	AV2	PCIE4_1_RXP[2]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 2
598	AW1	PCIE4_1_RXP[3]	PCle	I	VDD_PCIE4_1_15	Данные, принимаемые по дифференциальной паре 3

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
599	AT6	PCIE4_1_TXN[0]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 0
600	AU5	PCIE4_1_TXN[1]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 1
601	AT3	PCIE4_1_TXN[2]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 2
602	AU2	PCIE4_1_TXN[3]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 3
603	AT5	PCIE4_1_TXP[0]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 0
604	AU4	PCIE4_1_TXP[1]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 1
605	AT2	PCIE4_1_TXP[2]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 2
606	AU1	PCIE4_1_TXP[3]	PCle	O	VDD_PCIE4_1_15	Данные, передаваемые по дифференциальной паре 3
607	AK6	PCIE8_AMON0	PCle	O	VDD_PCIE8_15	Диагностический вывод PHY
608	AJ8	PCIE8_AMON1	PCle	O	VDD_PCIE8_15	Диагностический вывод PHY
609	AM9	PCIE8_ATT_BUT	PCle	I	VDDIO_18	Нажата кнопка «Внимание»
610	AN7	PCIE8_ATT_IND[0]	PCle	O	VDDIO_18	Управление индикатором предупреждения
611	AN8	PCIE8_ATT_IND[1]	PCle	O	VDDIO_18	Управление индикатором предупреждения
612	AJ5	PCIE8_CMD_INT	PCle	I	VDDIO_18	Команда контроллера горячей замены завершила прерывание
613	AL8	PCIE8_DMON0	PCle	O	VDD_PCIE8_09	Диагностический вывод PHY
614	AK9	PCIE8_DMON1	PCle	O	VDD_PCIE8_09	Диагностический вывод PHY
615	AL9	PCIE8_DMONB0	PCle	O	VDD_PCIE8_09	Диагностический вывод PHY
616	AK8	PCIE8_DMONB1	PCle	O	VDD_PCIE8_09	Диагностический вывод PHY
617	AM8	PCIE8_INTRL_CTRL	PCle	O	VDDIO_18	Электромеханическая блокировка управления
618	AM7	PCIE8_INTRL_ENG	PCle	I	VDDIO_18	Система электромеханической блокировки включена
619	AH9	PCIE8_MRL_SENS	PCle	I	VDDIO_18	Состояние датчика MRL

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
620	AL10	PCIE8_PRES_ST	PCle	I	VDDIO_18	Состояние детектора присутствия
621	AJ6	PCIE8_PWR_CTRL	PCle	O	VDDIO_18	Управление контроллером питания
622	AJ7	PCIE8_PWR_FAULT	PCle	I	VDDIO_18	Детектор сбоя питания
623	AH7	PCIE8_PWR_IND[0]	PCle	O	VDDIO_18	Управление индикатором питания
624	AH8	PCIE8_PWR_IND[1]	PCle	O	VDDIO_18	Управление индикатором питания
625	AN5	PCIE8_RBIA50	PCle	IO	VDD_PCIE8_15	Подключение опорного резистора
626	AP6	PCIE8_RBIA51	PCle	IO	VDD_PCIE8_15	Подключение опорного резистора
627	AL5	PCIE8_REF_CLKN	PCle	I	VDD_PCIE8_15	Опорные тактовые импульсы (дифференциальная пара)
628	AL6	PCIE8_REF_CLKP	PCle	I	VDD_PCIE8_15	Опорные тактовые импульсы (дифференциальная пара)
629	AR1	PCIE8_RXN[0]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 0
630	AP2	PCIE8_RXN[1]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 1
631	AM1	PCIE8_RXN[2]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 2
632	AL2	PCIE8_RXN[3]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 3
633	AH1	PCIE8_RXN[4]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 4
634	AG2	PCIE8_RXN[5]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 5
635	AE1	PCIE8_RXN[6]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 6
636	AD2	PCIE8_RXN[7]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 7
637	AP1	PCIE8_RXP[0]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 0
638	AN2	PCIE8_RXP[1]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 1
639	AL1	PCIE8_RXP[2]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 2

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
640	AK2	PCIE8_RXP[3]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 3
641	AJ1	PCIE8_RXP[4]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 4
642	AH2	PCIE8_RXP[5]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 5
643	AF1	PCIE8_RXP[6]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 6
644	AE2	PCIE8_RXP[7]	PCle	I	VDD_PCIE8_15	Данные, принимаемые по дифференциальной паре 7
645	AR4	PCIE8_TXN[0]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 0
646	AP3	PCIE8_TXN[1]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 1
647	AM4	PCIE8_TXN[2]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 2
648	AL3	PCIE8_TXN[3]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 3
649	AH4	PCIE8_TXN[4]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 4
650	AG3	PCIE8_TXN[5]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 5
651	AE4	PCIE8_TXN[6]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 6
652	AD3	PCIE8_TXN[7]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 7
653	AP4	PCIE8_TXP[0]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 0
654	AN3	PCIE8_TXP[1]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 1
655	AL4	PCIE8_TXP[2]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 2
656	AK3	PCIE8_TXP[3]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 3
657	AJ4	PCIE8_TXP[4]	PCle	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 4

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
658	АН3	PCIE8_TXP[5]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 5
659	AF4	PCIE8_TXP[6]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 6
660	AE3	PCIE8_TXP[7]	PCIe	O	VDD_PCIE8_15	Данные, передаваемые по дифференциальной паре 7
661	AJ15	RESET_N	SYSTEM	I	VDDIO_18	Перезагрузка системы
662	D31	SATA_P0ACTLED	SATA	O	VDDIO_18	
663	E31	SATA_P0CPDET	SATA	I	VDDIO_18	Cold Presence Detect P0
664	E30	SATA_P0CPPOD	SATA	O	VDDIO_18	Cold Presence Power-On Device P0
665	F30	SATA_P0MPSW	SATA	I	VDDIO_18	Mechanical Presence Switch P0
666	F29	SATA_P1ACTLED	SATA	O	VDDIO_18	
667	G29	SATA_P1CPDET	SATA	I	VDDIO_18	Cold Presence Detect P1
668	F28	SATA_P1CPPOD	SATA	O	VDDIO_18	Cold Presence Power-On Device P1
669	G28	SATA_P1MPSW	SATA	I	VDDIO_18	Mechanical Presence Switch P1
670	A31	SATA_REFCLKM	SATA	I	VDD_SATA_09	Опорные тактовые импульсы (дифференциальная пара)
671	B31	SATA_REFCLKP	SATA	I	VDD_SATA_09	Опорные тактовые импульсы (дифференциальная пара)
672	D29	SATA_RESREF	SATA	A		Опорный резистор
673	C30	SATA_RXN[0]	SATA	I	VDD_SATA_09	Данные, принимаемые по дифференциальной паре 0
674	B28	SATA_RXN[1]	SATA	I	VDD_SATA_09	Данные, принимаемые по дифференциальной паре 1
675	B30	SATA_RXP[0]	SATA	I	VDD_SATA_09	Данные, принимаемые по дифференциальной паре 0
676	C28	SATA_RXP[1]	SATA	I	VDD_SATA_09	Данные, принимаемые по дифференциальной паре 1
677	B29	SATA_TXN[0]	SATA	O	VDD_SATATX_09	Данные, передаваемые по дифференциальной паре 0
678	A27	SATA_TXN[1]	SATA	O	VDD_SATATX_09	Данные, передаваемые по дифференциальной паре 1
679	A29	SATA_TXP[0]	SATA	O	VDD_SATATX_09	Данные, передаваемые по дифференциальной паре 0

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
680	B27	SATA_TXP[1]	SATA	O	VDD_SATATX_09	Данные, передаваемые по дифференциальной паре 1
681	L36	SD_CAP0	eMMC/SD	A		Аналоговый вход для подключения конденсатора емкостью 1 мкФ
682	M35	SD_CAP1	eMMC/SD	A		Аналоговый вход для подключения конденсатора емкостью 1 мкФ
683	K36	SD_CARD_DETECT_N	eMMC/SD	I	VDDIO_18	Обнаружение карты
684	N39	SD_CLK	eMMC/SD	O	VDD_SD_33	Сигнал тактирования
685	K34	SD_CMD	eMMC/SD	IO	VDD_SD_33	Команда SD карты
686	L38	SD_DAT[0]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
687	L37	SD_DAT[1]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
688	M39	SD_DAT[2]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
689	M38	SD_DAT[3]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
690	M37	SD_DAT[4]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
691	N38	SD_DAT[5]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
692	N37	SD_DAT[6]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
693	N36	SD_DAT[7]	eMMC/SD	IO	VDD_SD_33	Данные SD карты
694	M34	SD_LED_CTRL	eMMC/SD	O	VDDIO_18	Сигнал управления светодиодом
695	N34	SD_REG_VOL_STABLE	eMMC/SD	I	VDDIO_18	Стабилизация напряжения
696	P36	SD_RST_N	eMMC/SD	O	VDD_SD_33	Сброс устройства eMMC, active low
697	L34	SD_VDD_ON	eMMC/SD	O	VDDIO_18	Включение внешнего источника питания
698	M33	SD_VDD_SEL[0]	eMMC/SD	O	VDDIO_18	Выбор напряжения работы интерфейса
699	N33	SD_VDD_SEL[1]	eMMC/SD	O	VDDIO_18	Выбор напряжения работы интерфейса
700	P34	SD_VDD_SEL[2]	eMMC/SD	O	VDDIO_18	Выбор напряжения работы интерфейса
701	K35	SD_WRITE_PROT	eMMC/SD	I	VDDIO_18	Защита при записи на карту памяти, active high
702	AV18	SMB0_CLK	SCM	IO	VDDIO_18	Тактовая частота SM SMBus
703	AW18	SMB0_DAT	SCM	IO	VDDIO_18	Данные SM SMBus
704	G39	SMB1_CLK	LSP	IO	VDDIO_18	Тактовая частота LSP SMBus #1
705	H39	SMB1_DAT	LSP	IO	VDDIO_18	Данные LSP SMBus #1

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
706	G38	SMB2_CLK	LSP	IO	VDDIO_18	Тактовая частота LSP SMBus #2
707	H38	SMB2_DAT	LSP	IO	VDDIO_18	Данные LSP SMBus #2
708	AW19	SPI0_CLK	SCM	O	VDDIO_18	Тактовая частота
709	AT19	SPI0_RXD	SCM	I	VDDIO_18	Принимаемые данные
710	AR19	SPI0_SS_N[0]	SCM	O	VDDIO_18	Выбор Slave устройства
711	AP19	SPI0_SS_N[1]	SCM	O	VDDIO_18	Выбор Slave устройства
712	AN20	SPI0_SS_N[2]	SCM	O	VDDIO_18	Выбор Slave устройства
713	AM20	SPI0_SS_N[3]	SCM	O	VDDIO_18	Выбор Slave устройства
714	AU19	SPI0_TXD	SCM	O	VDDIO_18	Передаваемые данные
715	F39	SPI1_CLK	LSP	O	VDDIO_18	Тактовая частота
716	E38	SPI1_RXD	LSP	I	VDDIO_18	Принимаемые данные
717	E37	SPI1_SS_N[0]	LSP	O	VDDIO_18	Выбор Slave устройства
718	F37	SPI1_SS_N[1]	LSP	O	VDDIO_18	Выбор Slave устройства
719	F36	SPI1_SS_N[2]	LSP	O	VDDIO_18	Выбор Slave устройства
720	F35	SPI1_SS_N[3]	LSP	O	VDDIO_18	Выбор Slave устройства
721	E39	SPI1_TXD	LSP	O	VDDIO_18	Передаваемые данные
722	AM19	TEST_0	SCM	I	VDDIO_18	Тестовый вывод 0
723	AL18	TEST_1	SCM	I	VDDIO_18	Тестовый вывод 1
724	AH13	TRSTN	SYSTEM	I	VDDIO_18	Тестовый сброс
725	AK18	UART0_RXD	SCM	I	VDDIO_18	Принимаемые данные
726	AK19	UART0_TXD	SCM	O	VDDIO_18	Передаваемые данные
727	J38	UART1_RXD	LSP	I	VDDIO_18	Принимаемые данные
728	J39	UART1_TXD	LSP	O	VDDIO_18	Передаваемые данные
729	K38	UART2_RXD	LSP	I	VDDIO_18	Принимаемые данные
730	K39	UART2_TXD	LSP	O	VDDIO_18	Передаваемые данные
731	K27	USB2_0_CTRL	USB	O	VDDIO_18	Включение питания порта
732	D19	USB2_0_DM0	USB	IO	VDD_USB2_0_33	Сигнал USB D-
733	E19	USB2_0_DP0	USB	IO	VDD_USB2_0_33	Сигнал USB D+
734	P24	USB2_0_ID0	USB	IO	VDD_USB2_18	OTG идентификация

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
735	P23	USB2_0_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
736	N23	USB2_0_RT	USB	IO	VDD_USB2_18	Подстроечный резистор
737	M23	USB2_0_VBUS0	USB	A		Сигнал USB 5 В
738	F20	USB2_0_XI	USB	I	VDD_USB2_18	Кварцевый генератор (вход)
739	G20	USB2_0_XO	USB	I	VDD_USB2_18	Кварцевый генератор (выход) или тактовый сигнал (вход)
740	K28	USB2_1_CTRL	USB	O	VDDIO_18	Включение питания порта
741	E22	USB2_1_DM0	USB	IO	VDD_USB2_1_33	Сигнал USB D-
742	F22	USB2_1_DP0	USB	IO	VDD_USB2_1_33	Сигнал USB D+
743	N27	USB2_1_ID0	USB	IO	VDD_USB2_18	OTG идентификация
744	N24	USB2_1_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
745	N25	USB2_1_RT	USB	IO	VDD_USB2_18	Подстроечный резистор
746	M25	USB2_1_VBUS0	USB	A		Сигнал USB 5 В
747	F21	USB2_1_XI	USB	I	VDD_USB2_18	Кварцевый генератор (вход)
748	G21	USB2_1_XO	USB	I	VDD_USB2_18	Кварцевый генератор (выход) или тактовый сигнал (вход)
749	H28	USB2_2_CTRL	USB	O	VDDIO_18	Включение питания порта
750	D23	USB2_2_DM0	USB	IO	VDD_USB2_2_33	Сигнал USB D-
751	E23	USB2_2_DP0	USB	IO	VDD_USB2_2_33	Сигнал USB D+
752	N26	USB2_2_ID0	USB	IO	VDD_USB2_18	OTG идентификация
753	M26	USB2_2_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
754	H26	USB2_2_RT	USB	IO	VDD_USB2_18	Подстроечный резистор
755	G26	USB2_2_VBUS0	USB	A		Сигнал USB 5 В
756	F24	USB2_2_XI	USB	I	VDD_USB2_18	Кварцевый генератор (вход)
757	G24	USB2_2_XO	USB	I	VDD_USB2_18	Кварцевый генератор (выход) или тактовый сигнал (вход)
758	H29	USB2_3_CTRL	USB	O	VDDIO_18	Включение питания порта
759	D26	USB2_3_DM0	USB	IO	VDD_USB2_3_33	Сигнал USB D-
760	E26	USB2_3_DP0	USB	IO	VDD_USB2_3_33	Сигнал USB D+
761	G27	USB2_3_ID0	USB	IO	VDD_USB2_18	OTG идентификация
762	E28	USB2_3_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
763	F27	USB2_3_RT	USB	IO		Подстроечный резистор
764	E27	USB2_3_VBUS0	USB	A		Сигнал USB 5 В
765	F25	USB2_3_XI	USB	I	VDD_USB2_18	Кварцевый генератор (вход)
766	G25	USB2_3_XO	USB	I	VDD_USB2_18	Кварцевый генератор (выход) или тактовый сигнал (вход)
767	K25	USB2_4_CTRL	USB	O	VDDIO_18	Включение питания порта
768	L24	USB2_4_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
769	J20	USB2_5_CTRL	USB	O	VDDIO_18	Включение питания порта
770	L19	USB2_5_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
771	J24	USB3_0_CTRL	USB	O	VDDIO_18	Включение питания порта
772	C26	USB3_0_DM0	USB	IO	VDD_USB3_33	Сигнал USB D-
773	B26	USB3_0_DP0	USB	IO	VDD_USB3_33	Сигнал USB D+
774	L23	USB3_0_ID0	USB	IO		Идентификатор USB 2.0
775	K24	USB3_0_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
776	B25	USB3_0_REFCLKN	USB	I	VDD_USB3VP_0_09	Дополнительный тактовый сигнал USB 3.0
777	A25	USB3_0_REFCLKP	USB	I	VDD_USB3VP_0_09	Дополнительный тактовый сигнал USB 3.0
778	J23	USB3_0_RESREF	USB	A		Опорный резистор
779	A23	USB3_0_RXON	USB	I	VDD_USB3VP_0_09	Прием данных USB 3.0
780	B23	USB3_0_RXOP	USB	I	VDD_USB3VP_0_09	Прием данных USB 3.0
781	B24	USB3_0_TXON	USB	O	VDD_USB3TX_0_09	Передача данных USB 3.0
782	C24	USB3_0_TXOP	USB	O	VDD_USB3TX_0_09	Передача данных USB 3.0
783	D24	USB3_0_VBUS0	USB	A		Вывод питания (5 В)
784	J19	USB3_1_CTRL	USB	O	VDDIO_18	Включение питания порта
785	C22	USB3_1_DM0	USB	IO	VDD_USB3_33	Сигнал USB D-
786	B22	USB3_1_DP0	USB	IO	VDD_USB3_33	Сигнал USB D+
787	H19	USB3_1_ID0	USB	IO		Идентификатор USB 2.0
788	K19	USB3_1_OVCUR	USB	I	VDDIO_18	Перегрузка по току порта
789	B21	USB3_1_REFCLKN	USB	I	VDD_USB3VP_1_09	Дополнительный тактовый сигнал USB 3.0
790	A21	USB3_1_REFCLKP	USB	I	VDD_USB3VP_1_09	Дополнительный тактовый сигнал USB 3.0

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
791	H20	USB3_1_RESREF	USB	A		Опорный резистор
792	A19	USB3_1_RXON	USB	I	VDD_USB3VP_1_09	Прием данных USB 3.0
793	B19	USB3_1_RXOP	USB	I	VDD_USB3VP_1_09	Прием данных USB 3.0
794	B20	USB3_1_TXON	USB	O	VDD_USB3TX_1_09	Передача данных USB 3.0
795	C20	USB3_1_TXOP	USB	O	VDD_USB3TX_1_09	Передача данных USB 3.0
796	D20	USB3_1_VBUS0	USB	A		Вывод питания (5 В)
797	H14	XG0_AMON	XGBE	O	VDD_XG0_15	Диагностический вывод PHY
798	G13	XG0_DMON	XGBE	O	VDD_XG0_09	Диагностический вывод PHY
799	H13	XG0_DMONB	XGBE	O	VDD_XG0_09	Диагностический вывод PHY
800	H15	XG0_RBIAS	XGBE	IO	VDD_XG0_15	Подключение опорного резистора
801	H12	XG0_REF_CLKN	XGBE	I	VDD_XG0_15	Опорные тактовые импульсы (дифференциальная пара)
802	G12	XG0_REF_CLKP	XGBE	I	VDD_XG0_15	Опорные тактовые импульсы (дифференциальная пара)
803	A11	XG0_RXN[0]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 0 Данная линия используется для 10GBASE-KR
804	B12	XG0_RXN[1]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 1
805	A13	XG0_RXN[2]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 2
806	B14	XG0_RXN[3]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 3
807	B11	XG0_RXP[0]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 0 Данная линия используется для 10GBASE-KR
808	C12	XG0_RXP[1]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 1
809	B13	XG0_RXP[2]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 2
810	C14	XG0_RXP[3]	XGBE	I	VDD_XG0_15	Данные, принимаемые по дифференциальной паре 3

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
811	D11	XG0_TXN[0]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 0 Данная линия используется для 10GBASE-KR
812	E12	XG0_TXN[1]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 1
813	D13	XG0_TXN[2]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 2
814	E14	XG0_TXN[3]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 3
815	E11	XG0_TXP[0]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 0 Данная линия используется для 10GBASE-KR
816	F12	XG0_TXP[1]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 1
817	E13	XG0_TXP[2]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 2
818	F14	XG0_TXP[3]	XGBE	O	VDD_XG0_15	Данные, передаваемые по дифференциальной паре 3
819	H18	XG1_AMON	XGBE	O	VDD_XG1_15	Диагностический вывод PHY
820	G17	XG1_DMON	XGBE	O	VDD_XG1_09	Диагностический вывод PHY
821	H17	XG1_DMONB	XGBE	O	VDD_XG1_09	Диагностический вывод PHY
822	G15	XG1_RBIAS	XGBE	IO	VDD_XG1_15	Подключение опорного резистора
823	J16	XG1_REF_CLKN	XGBE	I	VDD_XG1_15	Опорные тактовые импульсы (дифференциальная пара)
824	H16	XG1_REF_CLKP	XGBE	I	VDD_XG1_15	Опорные тактовые импульсы (дифференциальная пара)
825	B18	XG1_RXN[0]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 0
826	A17	XG1_RXN[1]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 1
827	B16	XG1_RXN[2]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 2
828	A15	XG1_RXN[3]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 3

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
829	C18	XG1_RXP[0]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 0
830	B17	XG1_RXP[1]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 1
831	C16	XG1_RXP[2]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 2
832	B15	XG1_RXP[3]	XGBE	I	VDD_XG1_15	Данные, принимаемые по дифференциальной паре 3
833	E18	XG1_TXN[0]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 0
834	D17	XG1_TXN[1]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 1
835	E16	XG1_TXN[2]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 2
836	D15	XG1_TXN[3]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 3
837	F18	XG1_TXP[0]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 0
838	E17	XG1_TXP[1]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 1
839	F16	XG1_TXP[2]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 2
840	E15	XG1_TXP[3]	XGBE	O	VDD_XG1_15	Данные, передаваемые по дифференциальной паре 3
841	AB16	VDD	POWER	P		Питание ядра
842	AB17	VDD	POWER	P		Питание ядра
843	AB18	VDD	POWER	P		Питание ядра
844	AB19	VDD	POWER	P		Питание ядра
845	AB20	VDD	POWER	P		Питание ядра
846	AB21	VDD	POWER	P		Питание ядра
847	AB22	VDD	POWER	P		Питание ядра
848	AB23	VDD	POWER	P		Питание ядра
849	AB24	VDD	POWER	P		Питание ядра
850	AB25	VDD	POWER	P		Питание ядра
851	AB26	VDD	POWER	P		Питание ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
852	AB27	VDD	POWER	P		Питание ядра
853	AB28	VDD	POWER	P		Питание ядра
854	AB29	VDD	POWER	P		Питание ядра
855	AD14	VDD	POWER	P		Питание ядра
856	AD15	VDD	POWER	P		Питание ядра
857	AD16	VDD	POWER	P		Питание ядра
858	AD17	VDD	POWER	P		Питание ядра
859	AD18	VDD	POWER	P		Питание ядра
860	AD19	VDD	POWER	P		Питание ядра
861	AD20	VDD	POWER	P		Питание ядра
862	AD21	VDD	POWER	P		Питание ядра
863	AD22	VDD	POWER	P		Питание ядра
864	AD23	VDD	POWER	P		Питание ядра
865	AD24	VDD	POWER	P		Питание ядра
866	AD25	VDD	POWER	P		Питание ядра
867	AD26	VDD	POWER	P		Питание ядра
868	AD27	VDD	POWER	P		Питание ядра
869	AD28	VDD	POWER	P		Питание ядра
870	AD29	VDD	POWER	P		Питание ядра
871	AD30	VDD	POWER	P		Питание ядра
872	AD31	VDD	POWER	P		Питание ядра
873	AD32	VDD	POWER	P		Питание ядра
874	AF26	VDD	POWER	P		Питание ядра
875	AF27	VDD	POWER	P		Питание ядра
876	AF30	VDD	POWER	P		Питание ядра
877	AG28	VDD	POWER	P		Питание ядра
878	T15	VDD	POWER	P		Питание ядра
879	T16	VDD	POWER	P		Питание ядра
880	T17	VDD	POWER	P		Питание ядра
881	T18	VDD	POWER	P		Питание ядра
882	T19	VDD	POWER	P		Питание ядра
883	T20	VDD	POWER	P		Питание ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
884	T21	VDD	POWER	P		Питание ядра
885	T22	VDD	POWER	P		Питание ядра
886	T23	VDD	POWER	P		Питание ядра
887	T24	VDD	POWER	P		Питание ядра
888	T25	VDD	POWER	P		Питание ядра
889	T26	VDD	POWER	P		Питание ядра
890	T27	VDD	POWER	P		Питание ядра
891	T28	VDD	POWER	P		Питание ядра
892	T29	VDD	POWER	P		Питание ядра
893	T30	VDD	POWER	P		Питание ядра
894	V15	VDD	POWER	P		Питание ядра
895	V16	VDD	POWER	P		Питание ядра
896	V17	VDD	POWER	P		Питание ядра
897	V18	VDD	POWER	P		Питание ядра
898	V19	VDD	POWER	P		Питание ядра
899	V20	VDD	POWER	P		Питание ядра
900	V21	VDD	POWER	P		Питание ядра
901	V22	VDD	POWER	P		Питание ядра
902	V23	VDD	POWER	P		Питание ядра
903	V24	VDD	POWER	P		Питание ядра
904	V25	VDD	POWER	P		Питание ядра
905	V26	VDD	POWER	P		Питание ядра
906	V27	VDD	POWER	P		Питание ядра
907	V28	VDD	POWER	P		Питание ядра
908	Y16	VDD	POWER	P		Питание ядра
909	Y17	VDD	POWER	P		Питание ядра
910	Y18	VDD	POWER	P		Питание ядра
911	Y19	VDD	POWER	P		Питание ядра
912	Y20	VDD	POWER	P		Питание ядра
913	Y21	VDD	POWER	P		Питание ядра
914	Y22	VDD	POWER	P		Питание ядра
915	Y23	VDD	POWER	P		Питание ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
916	Y24	VDD	POWER	P		Питание ядра
917	Y25	VDD	POWER	P		Питание ядра
918	Y26	VDD	POWER	P		Питание ядра
919	Y27	VDD	POWER	P		Питание ядра
920	Y28	VDD	POWER	P		Питание ядра
921	Y29	VDD	POWER	P		Питание ядра
922	AF21	VDD_18	POWER	P		Питание SM
923	AB14	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
924	AB15	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
925	AD13	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
926	V14	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
927	Y14	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
928	Y15	VDD_DDR0_PLL	POWER	P		Питание PLL DDR
929	AG29	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
930	AG30	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
931	AH28	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
932	AH29	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
933	AH30	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
934	AJ29	VDD_DDR1_PLL	POWER	P		Питание PLL DDR
935	F9	VDD_HDMI_09	POWER	P		Питание HDMI
936	F10	VDD_HDMI_18	POWER	P		Питание HDMI
937	AN14	VDD_PCIE4_0_09	POWER	P		Питание PCIe PHY
938	AP14	VDD_PCIE4_0_09	POWER	P		Питание PCIe PHY
939	AR15	VDD_PCIE4_0_09	POWER	P		Питание PCIe PHY
940	AR8	VDD_PCIE4_0_15	POWER	P		Питание PCIe PHY IO
941	AM10	VDD_PCIE4_1_09	POWER	P		Питание PCIe PHY
942	AN10	VDD_PCIE4_1_09	POWER	P		Питание PCIe PHY
943	AN11	VDD_PCIE4_1_09	POWER	P		Питание PCIe PHY
944	AP8	VDD_PCIE4_1_15	POWER	P		Питание PCIe PHY IO
945	AF5	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
946	AH5	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
947	AM6	VDD_PCIE8_09	POWER	P		Питание PCIe PHY

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
948	AP5	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
949	AP7	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
950	AR6	VDD_PCIE8_09	POWER	P		Питание PCIe PHY
951	AJ10	VDD_PCIE8_15	POWER	P		Питание PCIe PHY IO
952	AJ11	VDD_PCIE8_15	POWER	P		Питание PCIe PHY IO
953	M27	VDD_PVT_18	POWER	P		Питание датчика PVT
954	J26	VDD_SATA_09	POWER	P		Питание SATA PHY
955	K26	VDD_SATA_18	POWER	P		Питание SATA PHY
956	J27	VDD_SATATX_09	POWER	P		Питание SATA PHY
957	P37	VDD_SD_33	POWER	P		Питание SD
958	P38	VDD_SD_33	POWER	P		Питание SD
959	F19	VDD_USB2_0_33	POWER	P		Питание USB 2.0
960	J21	VDD_USB2_09	POWER	P		Питание USB 2.0
961	K21	VDD_USB2_09	POWER	P		Питание USB 2.0
962	G19	VDD_USB2_1_33	POWER	P		Питание USB 2.0
963	G23	VDD_USB2_18	POWER	P		Питание USB 2.0
964	H23	VDD_USB2_18	POWER	P		Питание USB 2.0
965	H24	VDD_USB2_2_33	POWER	P		Питание USB 2.0
966	H25	VDD_USB2_3_33	POWER	P		Питание USB 2.0
967	A20	VDD_USB3_0_09	POWER	P		Питание USB 3.0
968	A24	VDD_USB3_1_09	POWER	P		Питание USB 3.0
969	K20	VDD_USB3_33	POWER	P		Питание USB 3.0
970	K23	VDD_USB3_33	POWER	P		Питание USB 3.0
971	L18	VDD_USB3_33	POWER	P		Питание USB 3.0
972	M22	VDD_USB3_33	POWER	P		Питание USB 3.0
973	D25	VDD_USB3TX_0_09	POWER	P		Питание USB 3.0
974	C21	VDD_USB3TX_1_09	POWER	P		Питание USB 3.0
975	E25	VDD_USB3VP_0_09	POWER	P		Питание USB 3.0
976	D21	VDD_USB3VP_1_09	POWER	P		Питание USB 3.0
977	F11	VDD_XG0_09	POWER	P		Питание XGbE PHY
978	G11	VDD_XG0_09	POWER	P		Питание XGbE PHY
979	H11	VDD_XG0_09	POWER	P		Питание XGbE PHY

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
980	F13	VDD_XG0_15	POWER	P		Питание XGbE PHY IO
981	K16	VDD_XG1_09	POWER	P		Питание XGbE PHY
982	K17	VDD_XG1_09	POWER	P		Питание XGbE PHY
983	L16	VDD_XG1_09	POWER	P		Питание XGbE PHY
984	J17	VDD_XG1_15	POWER	P		Питание XGbE PHY IO
985	AB30	VDDIO_18	POWER	P		Питание входа/выхода
986	AB31	VDDIO_18	POWER	P		Питание входа/выхода
987	AF14	VDDIO_18	POWER	P		Питание входа/выхода
988	AF15	VDDIO_18	POWER	P		Питание входа/выхода
989	AF16	VDDIO_18	POWER	P		Питание входа/выхода
990	AF17	VDDIO_18	POWER	P		Питание входа/выхода
991	AF18	VDDIO_18	POWER	P		Питание входа/выхода
992	AF19	VDDIO_18	POWER	P		Питание входа/выхода
993	J15	VDDIO_18	POWER	P		Питание входа/выхода
994	K15	VDDIO_18	POWER	P		Питание входа/выхода
995	V29	VDDIO_18	POWER	P		Питание входа/выхода
996	V30	VDDIO_18	POWER	P		Питание входа/выхода
997	V31	VDDIO_18	POWER	P		Питание входа/выхода
998	V32	VDDIO_18	POWER	P		Питание входа/выхода
999	Y30	VDDIO_18	POWER	P		Питание входа/выхода
1000	Y31	VDDIO_18	POWER	P		Output driver power, 1.8 V
1001	Y32	VDDIO_18	POWER	P		Питание входа/выхода
1002	Y33	VDDIO_18	POWER	P		Питание входа/выхода
1003	P16	VDDPLL_0_09	POWER	P		Питание PLL
1004	W31	VDDPLL_1_09	POWER	P		Питание PLL
1005	AF32	VDDPLL_2_09	POWER	P		Питание PLL
1006	AN19	VDDPLL_3_09	POWER	P		Питание PLL
1007	J14	VDDPLL_HDMI_09	POWER	P		Питание HDMI PLL
1008	AA10	VDDQ_DDR0	POWER	P		Питание DDR

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1009	AC7	VDDQ_DDR0	POWER	P		Питание DDR
1010	K11	VDDQ_DDR0	POWER	P		Питание DDR
1011	K9	VDDQ_DDR0	POWER	P		Питание DDR
1012	L12	VDDQ_DDR0	POWER	P		Питание DDR
1013	L15	VDDQ_DDR0	POWER	P		Питание DDR
1014	N14	VDDQ_DDR0	POWER	P		Питание DDR
1015	N15	VDDQ_DDR0	POWER	P		Питание DDR
1016	P9	VDDQ_DDR0	POWER	P		Питание DDR
1017	R14	VDDQ_DDR0	POWER	P		Питание DDR
1018	R15	VDDQ_DDR0	POWER	P		Питание DDR
1019	R7	VDDQ_DDR0	POWER	P		Питание DDR
1020	R9	VDDQ_DDR0	POWER	P		Питание DDR
1021	T13	VDDQ_DDR0	POWER	P		Питание DDR
1022	U13	VDDQ_DDR0	POWER	P		Питание DDR
1023	U9	VDDQ_DDR0	POWER	P		Питание DDR
1024	V10	VDDQ_DDR0	POWER	P		Питание DDR
1025	V8	VDDQ_DDR0	POWER	P		Питание DDR
1026	Y12	VDDQ_DDR0	POWER	P		Питание DDR
1027	AG34	VDDQ_DDR1	POWER	P		Питание DDR
1028	AG36	VDDQ_DDR1	POWER	P		Питание DDR
1029	AH31	VDDQ_DDR1	POWER	P		Питание DDR
1030	AH33	VDDQ_DDR1	POWER	P		Питание DDR
1031	AJ30	VDDQ_DDR1	POWER	P		Питание DDR
1032	AJ32	VDDQ_DDR1	POWER	P		Питание DDR
1033	AK21	VDDQ_DDR1	POWER	P		Питание DDR
1034	AL29	VDDQ_DDR1	POWER	P		Питание DDR
1035	AL33	VDDQ_DDR1	POWER	P		Питание DDR
1036	AM21	VDDQ_DDR1	POWER	P		Питание DDR
1037	AM32	VDDQ_DDR1	POWER	P		Питание DDR
1038	AN21	VDDQ_DDR1	POWER	P		Питание DDR
1039	AN30	VDDQ_DDR1	POWER	P		Питание DDR
1040	AP33	VDDQ_DDR1	POWER	P		Питание DDR

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1041	AR28	VDDQ_DDR1	POWER	P		Питание DDR
1042	AT34	VDDQ_DDR1	POWER	P		Питание DDR
1043	AT36	VDDQ_DDR1	POWER	P		Питание DDR
1044	AT38	VDDQ_DDR1	POWER	P		Питание DDR
1045	AU31	VDDQ_DDR1	POWER	P		Питание DDR
1046	AW31	VDDQ_DDR1	POWER	P		Питание DDR
1047	A10	VSS	POWER	G		Заземление eMMC/SD
1048	A12	VSS	POWER	G		Заземление eMMC/SD
1049	A14	VSS	POWER	G		Заземление DDR 0
1050	A16	VSS	POWER	G		Заземление DDR1
1051	A18	VSS	POWER	G		Заземление HDMI
1052	A22	VSS	POWER	G		Заземление ядра
1053	A26	VSS	POWER	G		Заземление ядра
1054	A28	VSS	POWER	G		Заземление ядра
1055	A30	VSS	POWER	G		Заземление ядра
1056	A8	VSS	POWER	G		Заземление ядра
1057	AA12	VSS	POWER	G		Заземление ядра
1058	AA14	VSS	POWER	G		Заземление ядра
1059	AA15	VSS	POWER	G		Заземление ядра
1060	AA16	VSS	POWER	G		Заземление ядра
1061	AA17	VSS	POWER	G		Заземление ядра
1062	AA18	VSS	POWER	G		Заземление ядра
1063	AA19	VSS	POWER	G		Заземление ядра
1064	AA20	VSS	POWER	G		Заземление ядра
1065	AA21	VSS	POWER	G		Заземление ядра
1066	AA22	VSS	POWER	G		Заземление ядра
1067	AA23	VSS	POWER	G		Заземление ядра
1068	AA24	VSS	POWER	G		Заземление ядра
1069	AA25	VSS	POWER	G		Заземление ядра
1070	AA26	VSS	POWER	G		Заземление ядра
1071	AA27	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1072	AA3	VSS	POWER	G		Заземление ядра
1073	AA32	VSS	POWER	G		Заземление ядра
1074	AA33	VSS	POWER	G		Заземление ядра
1075	AA34	VSS	POWER	G		Заземление ядра
1076	AA37	VSS	POWER	G		Заземление ядра
1077	AA4	VSS	POWER	G		Заземление ядра
1078	AA5	VSS	POWER	G		Заземление ядра
1079	AA6	VSS	POWER	G		Заземление ядра
1080	AA7	VSS	POWER	G		Заземление ядра
1081	AB32	VSS	POWER	G		Заземление ядра
1082	AB33	VSS	POWER	G		Заземление ядра
1083	AB36	VSS	POWER	G		Заземление ядра
1084	AB39	VSS	POWER	G		Заземление ядра
1085	AC1	VSS	POWER	G		Заземление ядра
1086	AC14	VSS	POWER	G		Заземление ядра
1087	AC16	VSS	POWER	G		Заземление ядра
1088	AC17	VSS	POWER	G		Заземление ядра
1089	AC18	VSS	POWER	G		Заземление ядра
1090	AC19	VSS	POWER	G		Заземление ядра
1091	AC2	VSS	POWER	G		Заземление ядра
1092	AC20	VSS	POWER	G		Заземление ядра
1093	AC21	VSS	POWER	G		Заземление ядра
1094	AC22	VSS	POWER	G		Заземление ядра
1095	AC23	VSS	POWER	G		Заземление ядра
1096	AC24	VSS	POWER	G		Заземление ядра
1097	AC25	VSS	POWER	G		Заземление ядра
1098	AC26	VSS	POWER	G		Заземление ядра
1099	AC27	VSS	POWER	G		Заземление ядра
1100	AC3	VSS	POWER	G		Заземление ядра
1101	AC32	VSS	POWER	G		Заземление ядра
1102	AC33	VSS	POWER	G		Заземление ядра
1103	AC34	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1104	AC37	VSS	POWER	G		Заземление ядра
1105	AD1	VSS	POWER	G		Заземление ядра
1106	AD11	VSS	POWER	G		Заземление ядра
1107	AD36	VSS	POWER	G		Заземление ядра
1108	AD39	VSS	POWER	G		Заземление ядра
1109	AD4	VSS	POWER	G		Заземление ядра
1110	AD9	VSS	POWER	G		Заземление ядра
1111	AE13	VSS	POWER	G		Заземление ядра
1112	AE14	VSS	POWER	G		Заземление ядра
1113	AE15	VSS	POWER	G		Заземление ядра
1114	AE16	VSS	POWER	G		Заземление ядра
1115	AE17	VSS	POWER	G		Заземление ядра
1116	AE18	VSS	POWER	G		Заземление ядра
1117	AE19	VSS	POWER	G		Заземление ядра
1118	AE20	VSS	POWER	G		Заземление ядра
1119	AE21	VSS	POWER	G		Заземление ядра
1120	AE22	VSS	POWER	G		Заземление ядра
1121	AE23	VSS	POWER	G		Заземление ядра
1122	AE24	VSS	POWER	G		Заземление ядра
1123	AE25	VSS	POWER	G		Заземление ядра
1124	AE26	VSS	POWER	G		Заземление ядра
1125	AE27	VSS	POWER	G		Заземление ядра
1126	AE28	VSS	POWER	G		Заземление ядра
1127	AE29	VSS	POWER	G		Заземление ядра
1128	AE30	VSS	POWER	G		Заземление ядра
1129	AE31	VSS	POWER	G		Заземление ядра
1130	AE32	VSS	POWER	G		Заземление ядра
1131	AE33	VSS	POWER	G		Заземление ядра
1132	AE34	VSS	POWER	G		Заземление ядра
1133	AE37	VSS	POWER	G		Заземление ядра
1134	AE8	VSS	POWER	G		Заземление ядра
1135	AF2	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1136	AF20	VSS	POWER	G		Заземление ядра
1137	AF22	VSS	POWER	G		Заземление ядра
1138	AF23	VSS	POWER	G		Заземление ядра
1139	AF25	VSS	POWER	G		Заземление ядра
1140	AF28	VSS	POWER	G		Заземление ядра
1141	AF29	VSS	POWER	G		Заземление ядра
1142	AF3	VSS	POWER	G		Заземление ядра
1143	AF31	VSS	POWER	G		Заземление ядра
1144	AF36	VSS	POWER	G		Заземление ядра
1145	AF39	VSS	POWER	G		Заземление ядра
1146	AG1	VSS	POWER	G		Заземление ядра
1147	AG12	VSS	POWER	G		Заземление ядра
1148	AG17	VSS	POWER	G		Заземление ядра
1149	AG19	VSS	POWER	G		Заземление ядра
1150	AG20	VSS	POWER	G		Заземление ядра
1151	AG21	VSS	POWER	G		Заземление ядра
1152	AG27	VSS	POWER	G		Заземление ядра
1153	AG31	VSS	POWER	G		Заземление ядра
1154	AG32	VSS	POWER	G		Заземление ядра
1155	AG33	VSS	POWER	G		Заземление ядра
1156	AG35	VSS	POWER	G		Заземление ядра
1157	AG37	VSS	POWER	G		Заземление ядра
1158	AG38	VSS	POWER	G		Заземление ядра
1159	AG39	VSS	POWER	G		Заземление ядра
1160	AG4	VSS	POWER	G		Заземление ядра
1161	AG5	VSS	POWER	G		Заземление ядра
1162	AH10	VSS	POWER	G		Заземление ядра
1163	AH15	VSS	POWER	G		Заземление ядра
1164	AH16	VSS	POWER	G		Заземление ядра
1165	AH21	VSS	POWER	G		Заземление ядра
1166	AH24	VSS	POWER	G		Заземление ядра
1167	AH25	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1168	АН32	VSS	POWER	G		Заземление ядра
1169	АН6	VSS	POWER	G		Заземление ядра
1170	AJ14	VSS	POWER	G		Заземление ядра
1171	AJ17	VSS	POWER	G		Заземление ядра
1172	AJ2	VSS	POWER	G		Заземление ядра
1173	AJ21	VSS	POWER	G		Заземление ядра
1174	AJ23	VSS	POWER	G		Заземление ядра
1175	AJ26	VSS	POWER	G		Заземление ядра
1176	AJ27	VSS	POWER	G		Заземление ядра
1177	AJ28	VSS	POWER	G		Заземление ядра
1178	AJ3	VSS	POWER	G		Заземление ядра
1179	AJ31	VSS	POWER	G		Заземление ядра
1180	AJ33	VSS	POWER	G		Заземление ядра
1181	AJ39	VSS	POWER	G		Заземление ядра
1182	AJ9	VSS	POWER	G		Заземление ядра
1183	AK1	VSS	POWER	G		Заземление ядра
1184	AK10	VSS	POWER	G		Заземление ядра
1185	AK11	VSS	POWER	G		Заземление ядра
1186	AK12	VSS	POWER	G		Заземление ядра
1187	AK15	VSS	POWER	G		Заземление ядра
1188	AK16	VSS	POWER	G		Заземление ядра
1189	AK20	VSS	POWER	G		Заземление ядра
1190	AK23	VSS	POWER	G		Заземление ядра
1191	AK32	VSS	POWER	G		Заземление ядра
1192	AK33	VSS	POWER	G		Заземление ядра
1193	AK36	VSS	POWER	G		Заземление ядра
1194	AK4	VSS	POWER	G		Заземление ядра
1195	AK5	VSS	POWER	G		Заземление ядра
1196	AK7	VSS	POWER	G		Заземление ядра
1197	AL13	VSS	POWER	G		Заземление ядра
1198	AL14	VSS	POWER	G		Заземление ядра
1199	AL16	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1200	AL17	VSS	POWER	G		Заземление ядра
1201	AL21	VSS	POWER	G		Заземление ядра
1202	AL24	VSS	POWER	G		Заземление ядра
1203	AL26	VSS	POWER	G		Заземление ядра
1204	AL28	VSS	POWER	G		Заземление ядра
1205	AL30	VSS	POWER	G		Заземление ядра
1206	AL7	VSS	POWER	G		Заземление ядра
1207	AM11	VSS	POWER	G		Заземление ядра
1208	AM14	VSS	POWER	G		Заземление ядра
1209	AM2	VSS	POWER	G		Заземление ядра
1210	AM29	VSS	POWER	G		Заземление ядра
1211	AM3	VSS	POWER	G		Заземление ядра
1212	AM33	VSS	POWER	G		Заземление ядра
1213	AM39	VSS	POWER	G		Заземление ядра
1214	AM5	VSS	POWER	G		Заземление ядра
1215	AN1	VSS	POWER	G		Заземление ядра
1216	AN12	VSS	POWER	G		Заземление ядра
1217	AN15	VSS	POWER	G		Заземление ядра
1218	AN16	VSS	POWER	G		Заземление ядра
1219	AN18	VSS	POWER	G		Заземление ядра
1220	AN23	VSS	POWER	G		Заземление ядра
1221	AN25	VSS	POWER	G		Заземление ядра
1222	AN27	VSS	POWER	G		Заземление ядра
1223	AN33	VSS	POWER	G		Заземление ядра
1224	AN36	VSS	POWER	G		Заземление ядра
1225	AN4	VSS	POWER	G		Заземление ядра
1226	AN6	VSS	POWER	G		Заземление ядра
1227	AN9	VSS	POWER	G		Заземление ядра
1228	AP15	VSS	POWER	G		Заземление ядра
1229	AP20	VSS	POWER	G		Заземление ядра
1230	AP26	VSS	POWER	G		Заземление ядра
1231	AP28	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1232	AR10	VSS	POWER	G		Заземление ядра
1233	AR13	VSS	POWER	G		Заземление ядра
1234	AR14	VSS	POWER	G		Заземление ядра
1235	AR17	VSS	POWER	G		Заземление ядра
1236	AR18	VSS	POWER	G		Заземление ядра
1237	AR2	VSS	POWER	G		Заземление ядра
1238	AR20	VSS	POWER	G		Заземление ядра
1239	AR21	VSS	POWER	G		Заземление ядра
1240	AR23	VSS	POWER	G		Заземление ядра
1241	AR3	VSS	POWER	G		Заземление ядра
1242	AR31	VSS	POWER	G		Заземление ядра
1243	AR33	VSS	POWER	G		Заземление ядра
1244	AR5	VSS	POWER	G		Заземление ядра
1245	AT1	VSS	POWER	G		Заземление ядра
1246	AT12	VSS	POWER	G		Заземление ядра
1247	AT15	VSS	POWER	G		Заземление ядра
1248	AT20	VSS	POWER	G		Заземление ядра
1249	AT23	VSS	POWER	G		Заземление ядра
1250	AT25	VSS	POWER	G		Заземление ядра
1251	AT27	VSS	POWER	G		Заземление ядра
1252	AT28	VSS	POWER	G		Заземление ядра
1253	AT33	VSS	POWER	G		Заземление ядра
1254	AT35	VSS	POWER	G		Заземление ядра
1255	AT37	VSS	POWER	G		Заземление ядра
1256	AT39	VSS	POWER	G		Заземление ядра
1257	AT4	VSS	POWER	G		Заземление ядра
1258	AT7	VSS	POWER	G		Заземление ядра
1259	AT9	VSS	POWER	G		Заземление ядра
1260	AU11	VSS	POWER	G		Заземление ядра
1261	AU14	VSS	POWER	G		Заземление ядра
1262	AU17	VSS	POWER	G		Заземление ядра
1263	AU18	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1264	AU20	VSS	POWER	G		Заземление ядра
1265	AU22	VSS	POWER	G		Заземление ядра
1266	AU3	VSS	POWER	G		Заземление ядра
1267	AU6	VSS	POWER	G		Заземление ядра
1268	AU7	VSS	POWER	G		Заземление ядра
1269	AV1	VSS	POWER	G		Заземление ядра
1270	AV12	VSS	POWER	G		Заземление ядра
1271	AV15	VSS	POWER	G		Заземление ядра
1272	AV16	VSS	POWER	G		Заземление ядра
1273	AV19	VSS	POWER	G		Заземление ядра
1274	AV20	VSS	POWER	G		Заземление ядра
1275	AV31	VSS	POWER	G		Заземление ядра
1276	AV4	VSS	POWER	G		Заземление ядра
1277	AV9	VSS	POWER	G		Заземление ядра
1278	AW11	VSS	POWER	G		Заземление ядра
1279	AW14	VSS	POWER	G		Заземление ядра
1280	AW17	VSS	POWER	G		Заземление ядра
1281	AW20	VSS	POWER	G		Заземление ядра
1282	AW26	VSS	POWER	G		Заземление ядра
1283	AW29	VSS	POWER	G		Заземление ядра
1284	AW3	VSS	POWER	G		Заземление ядра
1285	AW35	VSS	POWER	G		Заземление ядра
1286	AW38	VSS	POWER	G		Заземление ядра
1287	AW6	VSS	POWER	G		Заземление ядра
1288	AW8	VSS	POWER	G		Заземление ядра
1289	B34	VSS	POWER	G		Заземление ядра
1290	B38	VSS	POWER	G		Заземление ядра
1291	C11	VSS	POWER	G		Заземление ядра
1292	C13	VSS	POWER	G		Заземление ядра
1293	C15	VSS	POWER	G		Заземление ядра
1294	C17	VSS	POWER	G		Заземление ядра
1295	C19	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1296	C23	VSS	POWER	G		Заземление ядра
1297	C25	VSS	POWER	G		Заземление ядра
1298	C27	VSS	POWER	G		Заземление ядра
1299	C29	VSS	POWER	G		Заземление ядра
1300	C31	VSS	POWER	G		Заземление ядра
1301	C36	VSS	POWER	G		Заземление ядра
1302	C9	VSS	POWER	G		Заземление ядра
1303	D12	VSS	POWER	G		Заземление ядра
1304	D14	VSS	POWER	G		Заземление ядра
1305	D16	VSS	POWER	G		Заземление ядра
1306	D18	VSS	POWER	G		Заземление ядра
1307	D22	VSS	POWER	G		Заземление ядра
1308	D27	VSS	POWER	G		Заземление ядра
1309	D28	VSS	POWER	G		Заземление ядра
1310	D30	VSS	POWER	G		Заземление ядра
1311	D38	VSS	POWER	G		Заземление ядра
1312	D8	VSS	POWER	G		Заземление ядра
1313	E20	VSS	POWER	G		Заземление ядра
1314	E21	VSS	POWER	G		Заземление ядра
1315	E24	VSS	POWER	G		Заземление ядра
1316	E29	VSS	POWER	G		Заземление ядра
1317	E32	VSS	POWER	G		Заземление ядра
1318	E36	VSS	POWER	G		Заземление ядра
1319	F15	VSS	POWER	G		Заземление ядра
1320	F17	VSS	POWER	G		Заземление ядра
1321	F23	VSS	POWER	G		Заземление ядра
1322	F26	VSS	POWER	G		Заземление ядра
1323	F31	VSS	POWER	G		Заземление ядра
1324	F34	VSS	POWER	G		Заземление ядра
1325	F38	VSS	POWER	G		Заземление ядра
1326	F4	VSS	POWER	G		Заземление ядра
1327	F5	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1328	F6	VSS	POWER	G		Заземление ядра
1329	F7	VSS	POWER	G		Заземление ядра
1330	F8	VSS	POWER	G		Заземление ядра
1331	G14	VSS	POWER	G		Заземление ядра
1332	G16	VSS	POWER	G		Заземление ядра
1333	G18	VSS	POWER	G		Заземление ядра
1334	G22	VSS	POWER	G		Заземление ядра
1335	G3	VSS	POWER	G		Заземление ядра
1336	G30	VSS	POWER	G		Заземление ядра
1337	G34	VSS	POWER	G		Заземление ядра
1338	H21	VSS	POWER	G		Заземление ядра
1339	H27	VSS	POWER	G		Заземление ядра
1340	H31	VSS	POWER	G		Заземление ядра
1341	H4	VSS	POWER	G		Заземление ядра
1342	H7	VSS	POWER	G		Заземление ядра
1343	H8	VSS	POWER	G		Заземление ядра
1344	J1	VSS	POWER	G		Заземление ядра
1345	J2	VSS	POWER	G		Заземление ядра
1346	J25	VSS	POWER	G		Заземление ядра
1347	J28	VSS	POWER	G		Заземление ядра
1348	J29	VSS	POWER	G		Заземление ядра
1349	J30	VSS	POWER	G		Заземление ядра
1350	J31	VSS	POWER	G		Заземление ядра
1351	J32	VSS	POWER	G		Заземление ядра
1352	K29	VSS	POWER	G		Заземление ядра
1353	K33	VSS	POWER	G		Заземление ядра
1354	K37	VSS	POWER	G		Заземление ядра
1355	K4	VSS	POWER	G		Заземление ядра
1356	K5	VSS	POWER	G		Заземление ядра
1357	K6	VSS	POWER	G		Заземление ядра
1358	L20	VSS	POWER	G		Заземление ядра
1359	L21	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1360	L22	VSS	POWER	G		Заземление ядра
1361	L25	VSS	POWER	G		Заземление ядра
1362	L26	VSS	POWER	G		Заземление ядра
1363	L27	VSS	POWER	G		Заземление ядра
1364	L28	VSS	POWER	G		Заземление ядра
1365	L29	VSS	POWER	G		Заземление ядра
1366	L3	VSS	POWER	G		Заземление ядра
1367	L35	VSS	POWER	G		Заземление ядра
1368	L39	VSS	POWER	G		Заземление ядра
1369	M10	VSS	POWER	G		Заземление ядра
1370	M14	VSS	POWER	G		Заземление ядра
1371	M15	VSS	POWER	G		Заземление ядра
1372	M18	VSS	POWER	G		Заземление ядра
1373	M24	VSS	POWER	G		Заземление ядра
1374	M36	VSS	POWER	G		Заземление ядра
1375	M4	VSS	POWER	G		Заземление ядра
1376	M7	VSS	POWER	G		Заземление ядра
1377	N1	VSS	POWER	G		Заземление ядра
1378	N11	VSS	POWER	G		Заземление ядра
1379	N2	VSS	POWER	G		Заземление ядра
1380	N28	VSS	POWER	G		Заземление ядра
1381	N35	VSS	POWER	G		Заземление ядра
1382	N9	VSS	POWER	G		Заземление ядра
1383	P12	VSS	POWER	G		Заземление ядра
1384	P25	VSS	POWER	G		Заземление ядра
1385	P26	VSS	POWER	G		Заземление ядра
1386	P27	VSS	POWER	G		Заземление ядра
1387	P28	VSS	POWER	G		Заземление ядра
1388	P29	VSS	POWER	G		Заземление ядра
1389	P30	VSS	POWER	G		Заземление ядра
1390	P35	VSS	POWER	G		Заземление ядра
1391	P39	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1392	P4	VSS	POWER	G		Заземление ядра
1393	P5	VSS	POWER	G		Заземление ядра
1394	P7	VSS	POWER	G		Заземление ядра
1395	R10	VSS	POWER	G		Заземление ядра
1396	R13	VSS	POWER	G		Заземление ядра
1397	R17	VSS	POWER	G		Заземление ядра
1398	R23	VSS	POWER	G		Заземление ядра
1399	R24	VSS	POWER	G		Заземление ядра
1400	R25	VSS	POWER	G		Заземление ядра
1401	R26	VSS	POWER	G		Заземление ядра
1402	R27	VSS	POWER	G		Заземление ядра
1403	R37	VSS	POWER	G		Заземление ядра
1404	R4	VSS	POWER	G		Заземление ядра
1405	T11	VSS	POWER	G		Заземление ядра
1406	T31	VSS	POWER	G		Заземление ядра
1407	T36	VSS	POWER	G		Заземление ядра
1408	T39	VSS	POWER	G		Заземление ядра
1409	T8	VSS	POWER	G		Заземление ядра
1410	U14	VSS	POWER	G		Заземление ядра
1411	U15	VSS	POWER	G		Заземление ядра
1412	U16	VSS	POWER	G		Заземление ядра
1413	U17	VSS	POWER	G		Заземление ядра
1414	U18	VSS	POWER	G		Заземление ядра
1415	U19	VSS	POWER	G		Заземление ядра
1416	U20	VSS	POWER	G		Заземление ядра
1417	U21	VSS	POWER	G		Заземление ядра
1418	U22	VSS	POWER	G		Заземление ядра
1419	U23	VSS	POWER	G		Заземление ядра
1420	U24	VSS	POWER	G		Заземление ядра
1421	U25	VSS	POWER	G		Заземление ядра
1422	U26	VSS	POWER	G		Заземление ядра
1423	U27	VSS	POWER	G		Заземление ядра

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1424	U3	VSS	POWER	G		Заземление ядра
1425	U32	VSS	POWER	G		Заземление ядра
1426	U33	VSS	POWER	G		Заземление ядра
1427	U34	VSS	POWER	G		Заземление ядра
1428	U37	VSS	POWER	G		Заземление ядра
1429	U4	VSS	POWER	G		Заземление ядра
1430	U6	VSS	POWER	G		Заземление ядра
1431	V36	VSS	POWER	G		Заземление PCIe x4 0
1432	V39	VSS	POWER	G		Заземление PCIe x4 0
1433	W1	VSS	POWER	G		Заземление PCIe x4 0
1434	W11	VSS	POWER	G		Заземление PCIe x4 1
1435	W13	VSS	POWER	G		Заземление PCIe x4 1
1436	W14	VSS	POWER	G		Заземление PCIe x4 1
1437	W15	VSS	POWER	G		Заземление PCIe x8
1438	W16	VSS	POWER	G		Заземление PCIe x8
1439	W17	VSS	POWER	G		Заземление PCIe x8
1440	W18	VSS	POWER	G		Заземление PCIe x8
1441	W19	VSS	POWER	G		Заземление PCIe x8
1442	W2	VSS	POWER	G		Заземление PCIe x8
1443	W20	VSS	POWER	G		Заземление SATA (заземление PHY)
1444	W21	VSS	POWER	G		Заземление USB 2.0
1445	W22	VSS	POWER	G		Заземление USB 2.0
1446	W23	VSS	POWER	G		Заземление USB 2.1
1447	W24	VSS	POWER	G		Заземление USB 2.2
1448	W25	VSS	POWER	G		Заземление USB 2.3
1449	W26	VSS	POWER	G		Заземление USB 3.0
1450	W27	VSS	POWER	G		Заземление USB 3.1
1451	W3	VSS	POWER	G		Заземление USB 3.0
1452	W33	VSS	POWER	G		Заземление USB 3.1
1453	W34	VSS	POWER	G		Заземление XGbE 0
1454	W37	VSS	POWER	G		Заземление XGbE 0
1455	W7	VSS	POWER	G		Заземление XGbE 0

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1456	Y36	VSS	POWER	G		Заземление XGbE 1
1457	Y39	VSS	POWER	G		Заземление XGbE 1
1458	Y9	VSS	POWER	G		Заземление XGbE 1
1459	M28	VSS_PVT	POWER	G		Заземление датчика PVT
1460	A4	VSSIO	POWER	G		Заземление группы IO
1461	AA28	VSSIO	POWER	G		Заземление группы IO
1462	AA29	VSSIO	POWER	G		Заземление группы IO
1463	AA30	VSSIO	POWER	G		Заземление группы IO
1464	AA31	VSSIO	POWER	G		Заземление группы IO
1465	AC15	VSSIO	POWER	G		Заземление группы IO
1466	AC28	VSSIO	POWER	G		Заземление группы IO
1467	AC29	VSSIO	POWER	G		Заземление группы IO
1468	AC30	VSSIO	POWER	G		Заземление группы IO
1469	AC31	VSSIO	POWER	G		Заземление группы IO
1470	AD10	VSSIO	POWER	G		Заземление группы IO
1471	AD12	VSSIO	POWER	G		Заземление группы IO
1472	AE7	VSSIO	POWER	G		Заземление группы IO
1473	AF8	VSSIO	POWER	G		Заземление группы IO
1474	AG9	VSSIO	POWER	G		Заземление группы IO
1475	B4	VSSIO	POWER	G		Заземление группы IO
1476	D1	VSSIO	POWER	G		Заземление группы IO
1477	D3	VSSIO	POWER	G		Заземление группы IO
1478	H35	VSSIO	POWER	G		Заземление группы IO
1479	J33	VSSIO	POWER	G		Заземление группы IO
1480	J37	VSSIO	POWER	G		Заземление группы IO
1481	L30	VSSIO	POWER	G		Заземление группы IO
1482	M32	VSSIO	POWER	G		Заземление группы IO
1483	N29	VSSIO	POWER	G		Заземление группы IO

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1484	P15	VSSIO	POWER	G		Заземление группы IO
1485	P31	VSSIO	POWER	G		Заземление группы IO
1486	R18	VSSIO	POWER	G		Заземление группы IO
1487	R19	VSSIO	POWER	G		Заземление группы IO
1488	R20	VSSIO	POWER	G		Заземление группы IO
1489	R21	VSSIO	POWER	G		Заземление группы IO
1490	R32	VSSIO	POWER	G		Заземление группы IO
1491	U28	VSSIO	POWER	G		Заземление группы IO
1492	U29	VSSIO	POWER	G		Заземление группы IO
1493	U30	VSSIO	POWER	G		Заземление группы IO
1494	U31	VSSIO	POWER	G		Заземление группы IO
1495	W28	VSSIO	POWER	G		Заземление группы IO
1496	W29	VSSIO	POWER	G		Заземление группы IO
1497	W30	VSSIO	POWER	G		Заземление группы IO
1498	P17	VSSPLL_0	POWER	G		Заземление PLL
1499	W32	VSSPLL_1	POWER	G		Заземление PLL
1500	AF33	VSSPLL_2	POWER	G		Заземление PLL
1501	AP18	VSSPLL_3	POWER	G		Заземление PLL
1502	K14	VSSPLL_HDMI	POWER	G		Заземление HDMI PLL
1503	C32		N/C	NC		Резервный вывод
1504	D32		N/C	NC		Резервный вывод
1505	A34		N/C	NC		Резервный вывод
1506	B33		N/C	NC		Резервный вывод
1507	A33		N/C	NC		Резервный вывод
1508	B32		N/C	NC		Резервный вывод
1509	D33		N/C	NC		Резервный вывод
1510	AJ12		N/C	NC		Резервный вывод
1511	AH11		N/C	NC		Резервный вывод
1512	AH12		N/C	NC		Резервный вывод

Таблица 5-1 Полный список выводов (продолжение)

№	Обозначение	Имя вывода	Группа	Тип	Питание	Описание
1513	АН14		N/C	NC		Резервный вывод
1514	АА38		N/C	NC		Резервный вывод
1515	АА39		N/C	NC		Резервный вывод
1516	R38		N/C	NC		Резервный вывод
1517	R39		N/C	NC		Резервный вывод
1518	АА35		N/C	NC		Резервный вывод
1519	АА36		N/C	NC		Резервный вывод
1520	R35		N/C	NC		Резервный вывод
1521	R36		N/C	NC		Резервный вывод

5.1.1 Требования к неиспользуемым выводам

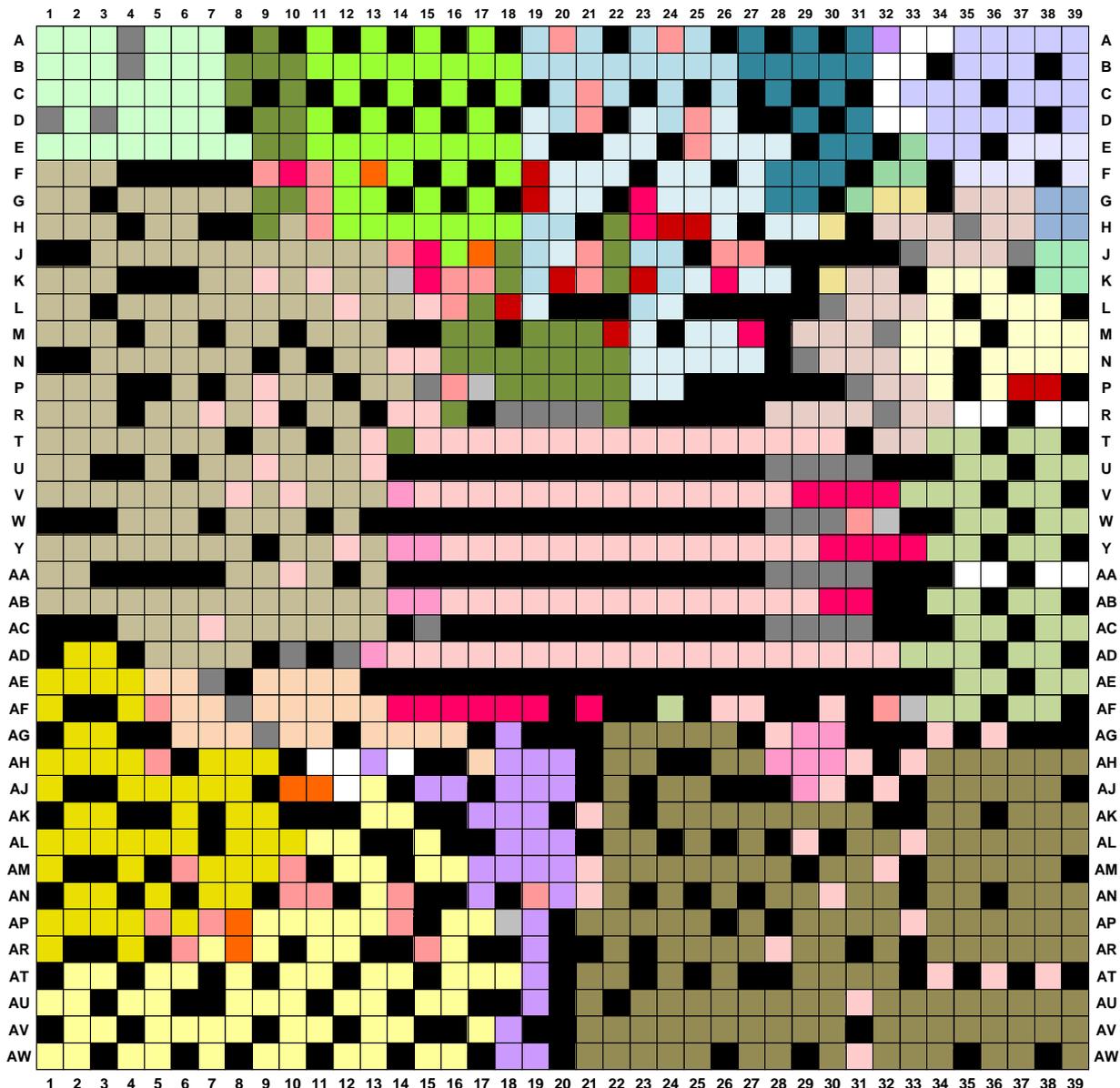
В приведенной ниже таблицы представлены требования к неиспользуемым выводам микропроцессора BE-M1000. Следуйте этим требованиям, если нет необходимости в использовании какого-либо из интерфейсов, приведенных в [Списке выводов](#).

Таблица 5-2 Требования к неиспользуемым выводам

Тип	Требования
Вход (Input)	Подтянуть к земле Если active low level, подтянуть к питанию
Выход (Output)	Оставить неподключенным
Питание (Power)	Всегда используется
Резервный вывод	Оставить неподключенным

5.2 Схема расположения выводов

На рисунках, приведённых в данном разделе, расположение выводов соответствует виду со стороны верхней части корпуса.



Питание и земля	
	VDD
	VDD 0.9V, 0.95V
	VDD 1.5V
	VDD 1.8V
	VDD 3.3V
	VDD DDR PLL
	VSS
	VSSIO
	VSSPLL

Управление системой и средства отладки	
	Управление системой
	SW/JTAG, MIPI PTI

Память	
	DDR #0
	DDR #1

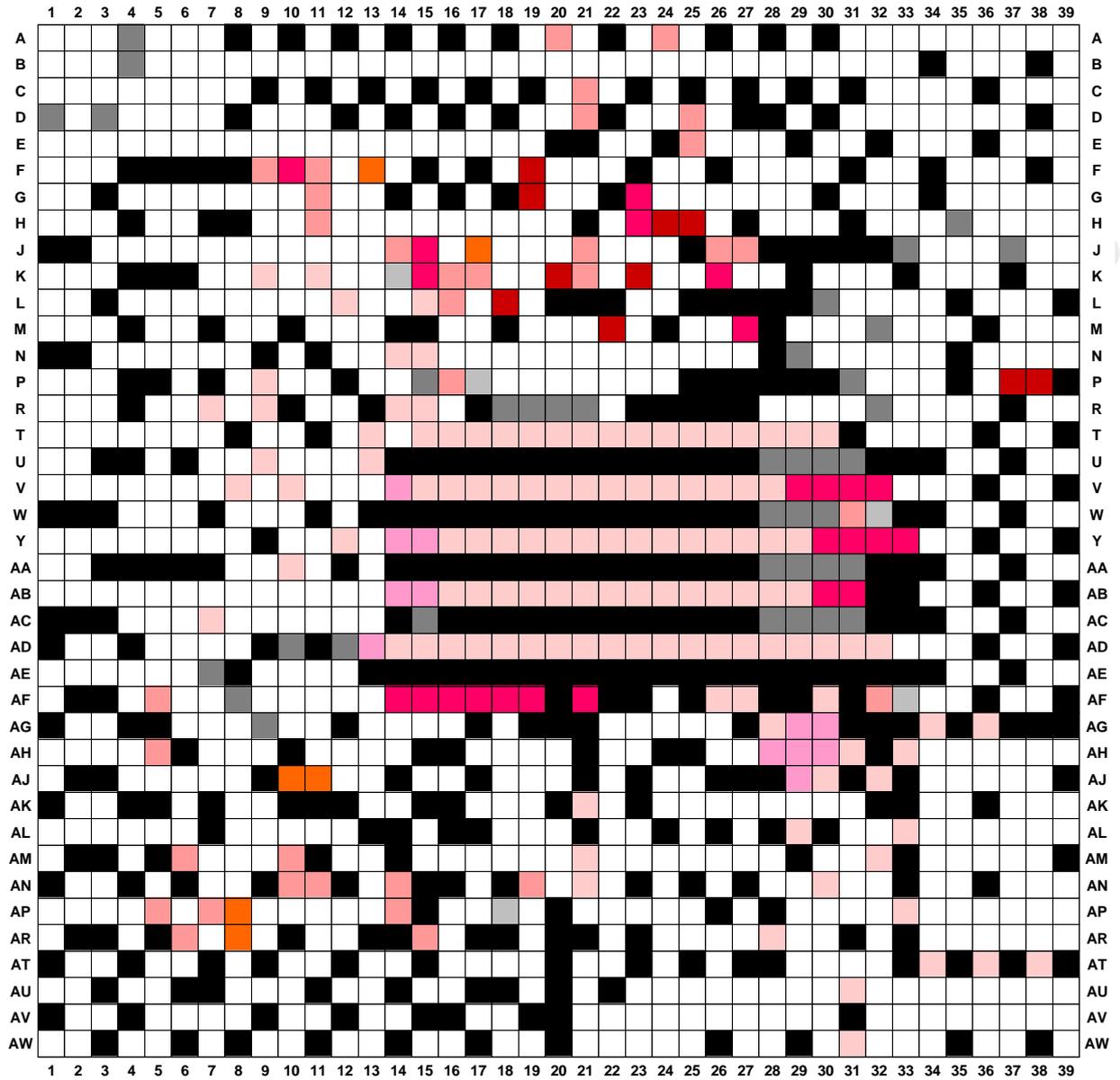
Высокоскоростные интерфейсы	
	PCIe x8
	PCIe x4 #0, PCIe x4 #1
	USB 3.0 #0, USB 3.0 #1
	USB 2.0 #0, USB 2.0 #1, USB 2.0 #2, USB 2.0 #3
	SATA #0, SATA #1
	XGMAC #0, XGMAC #1
	GMAC #0, GMAC #1
	eMMC/SD/SDIO

Низкоскоростные интерфейсы	
	GPIO*32
	UART #1, UART #2
	SPI
	eSPI
	I2C #1, I2C #2
	SMBus #1, SMBus #2

Аудио и видео каналы	
	LVDS
	HDMI
	I2S

Рис. 5-1 Расположение выводов

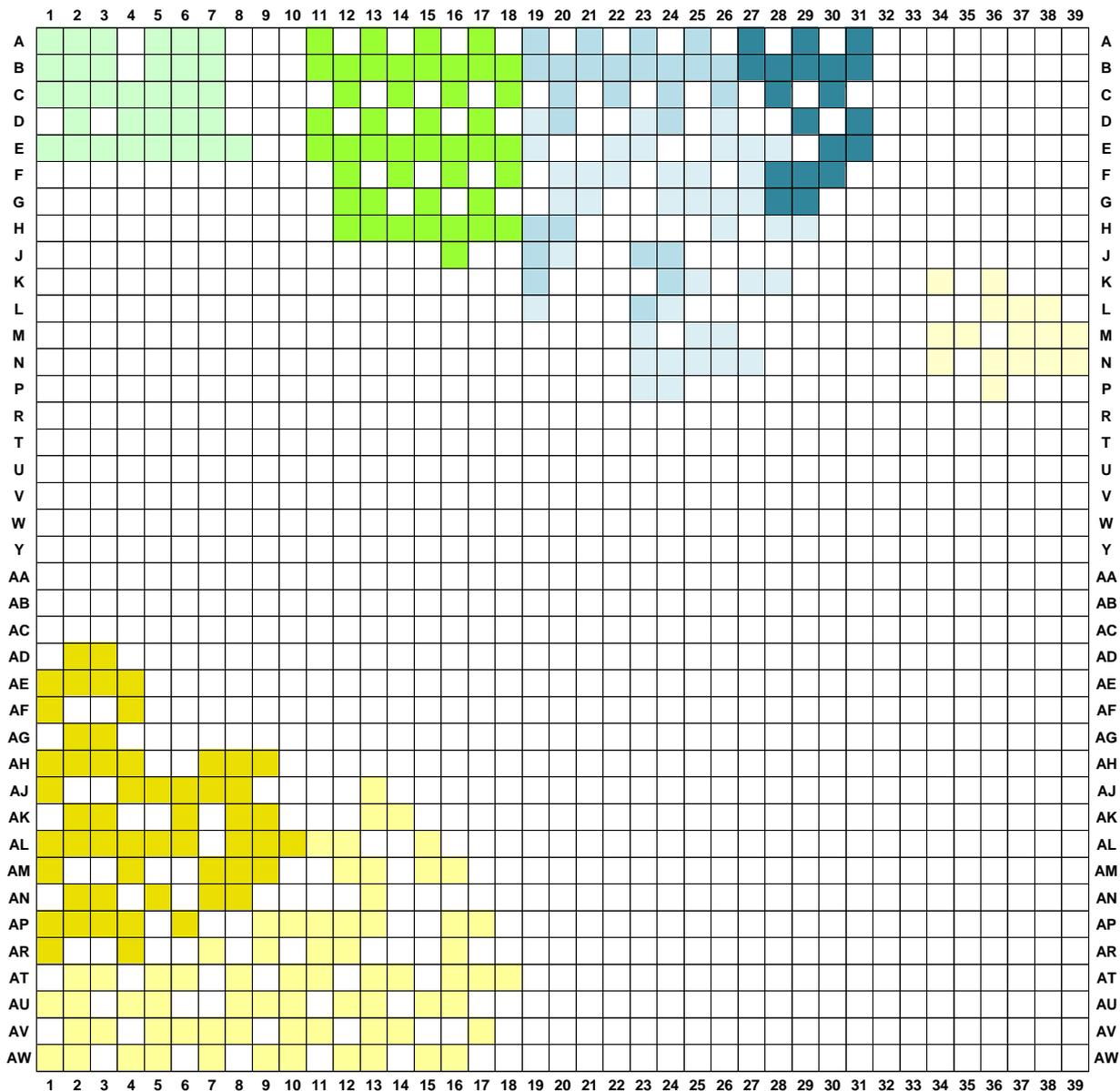
5.2.1 Питание и земля



	VDD
	VDD 0.9V, 0.95V
	VDD 1.2V, 1.5V
	VDD 1.8V
	VDD 3.3V
	VDD DDR PLL
	VSS
	VSSIO
	VSSPLL

Рис. 5-2 Размещение выводов питания и земли

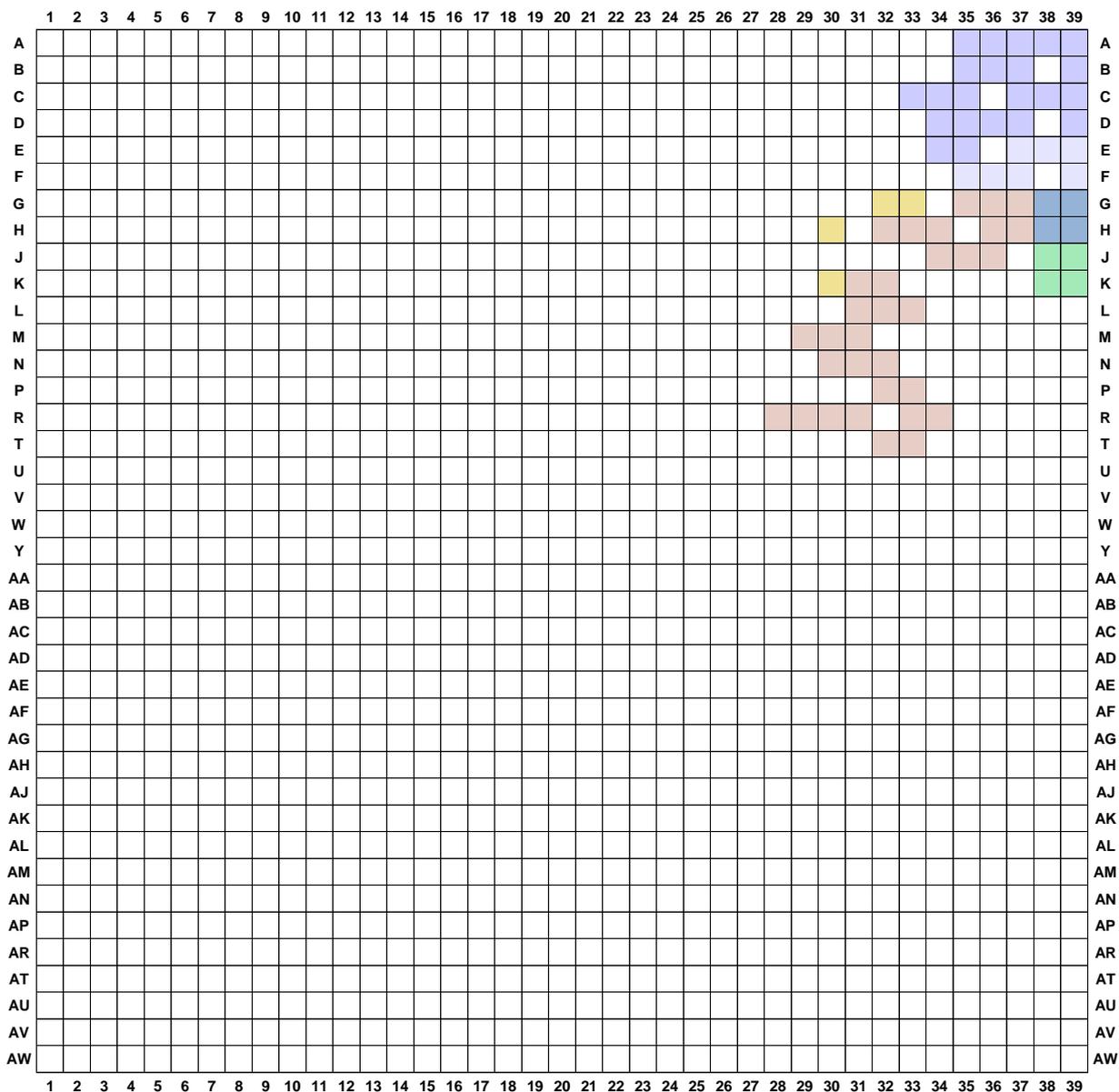
5.2.2 Высокоскоростные интерфейсы



	PCIe x8
	PCIe x4 #0, PCIe x4 #1
	USB 3.0 #0, USB 3.0 #1
	USB 2.0 #0, USB 2.0 #1, USB 2.0 #2, USB 2.0 #3
	SATA #0, SATA #1
	XGMAC #0, XGMAC #1
	GMAC #0, GMAC #1
	eMMC/SD/SDIO

Рис. 5-3 Размещение выводов высокоскоростных каналов

5.2.3 Низкоскоростные интерфейсы



	GPIO*32
	UART #1, UART #2
	SPI
	eSPI
	I2C #1, I2C #2
	SMBus #1, SMBus #2

Рис. 5-4 Размещение выводов низкоскоростных интерфейсов

5.2.4 Интерфейсы DDR3/4

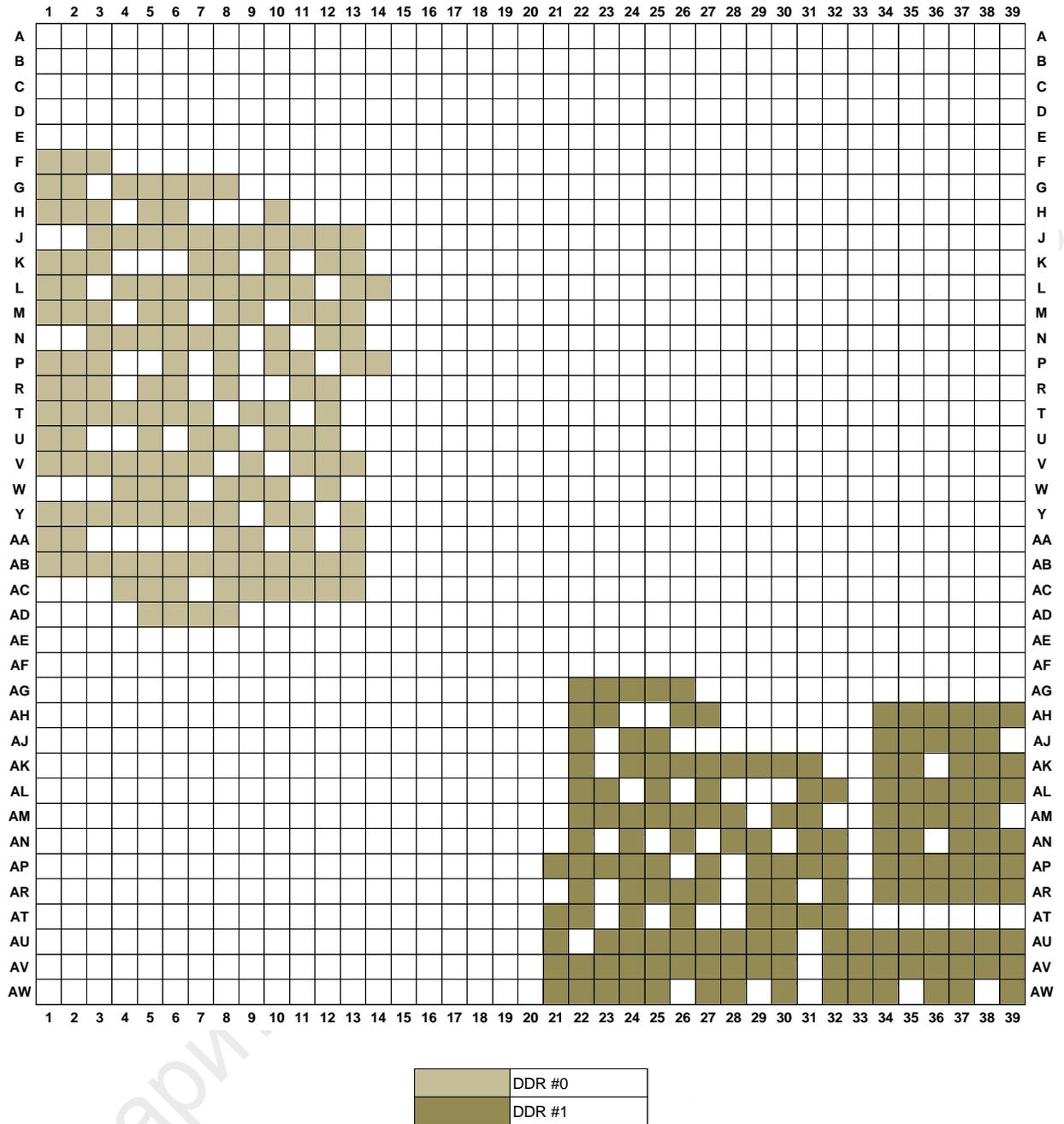


Рис. 5-5 Размещение выводов DDR3/4

5.2.5 Аудио и видео каналы

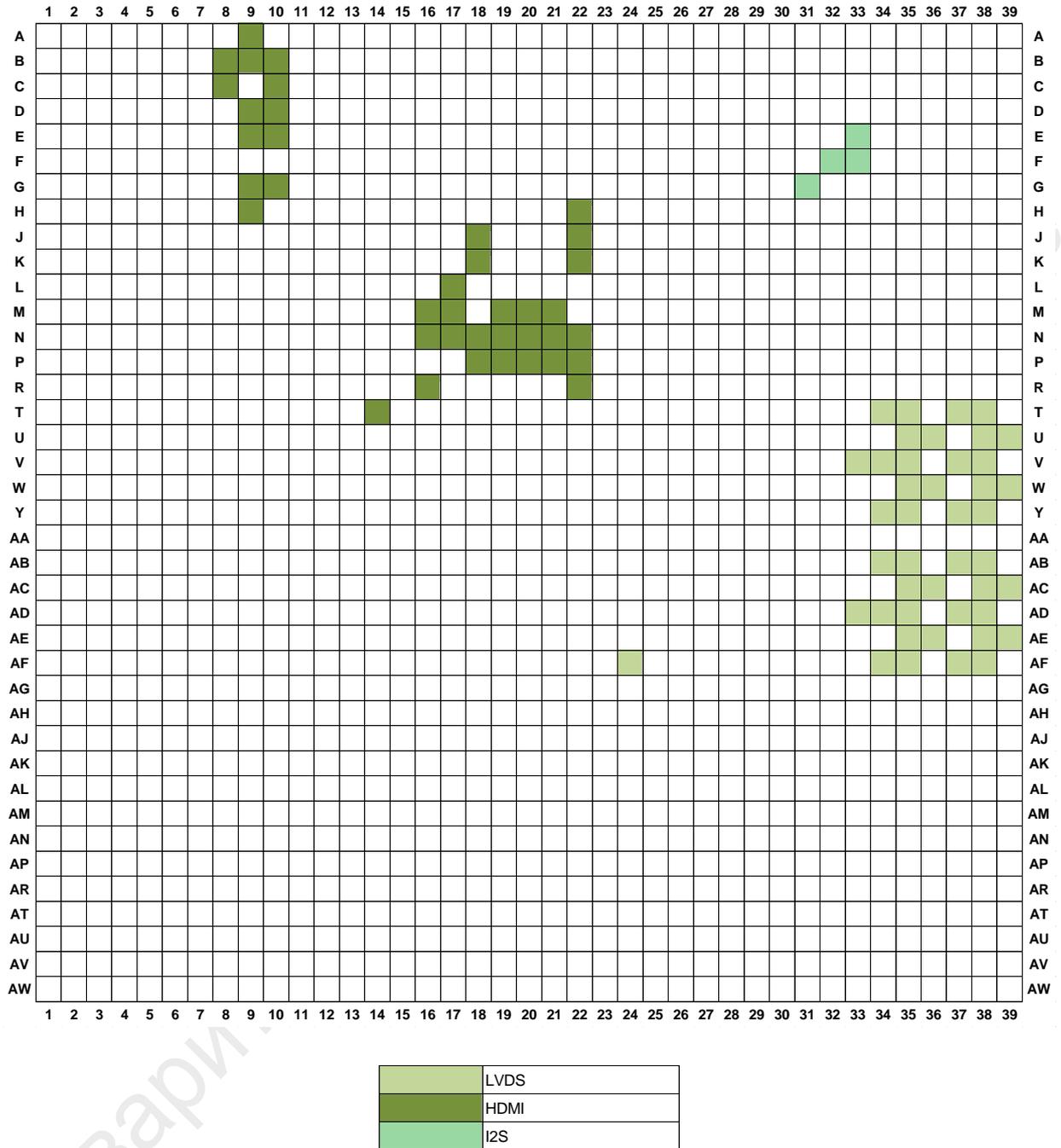


Рис. 5-6 Размещение выводов аудио и видео каналов

6 Корпус

6.1 Корпус FCBGA-1521

СНК поставляется в корпусе FCBGA-1521. Основные параметры корпуса показаны на следующих рисунках. Размеры указаны в мм.

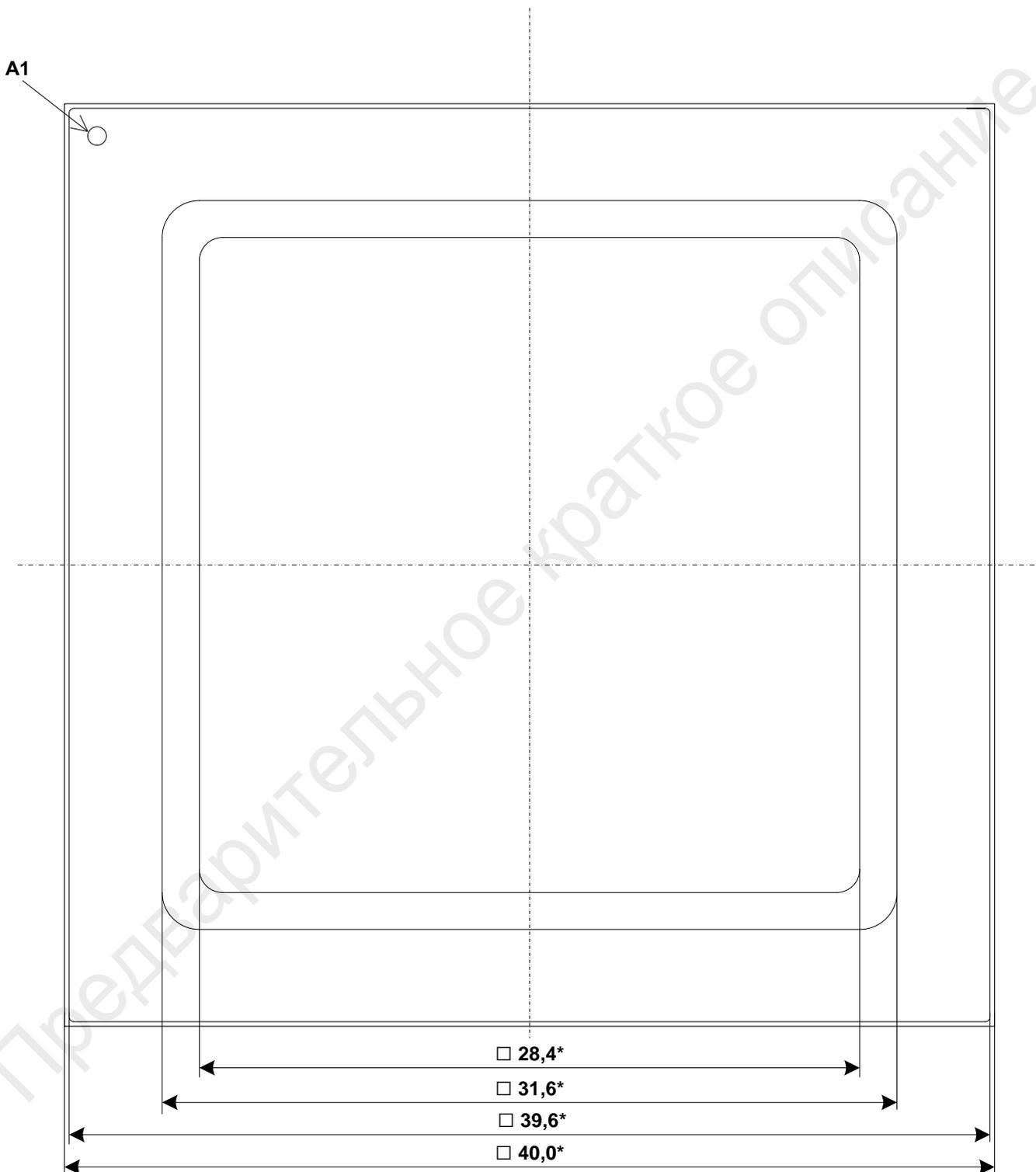


Рис. 6-1 Корпус микросхемы. Вид сверху

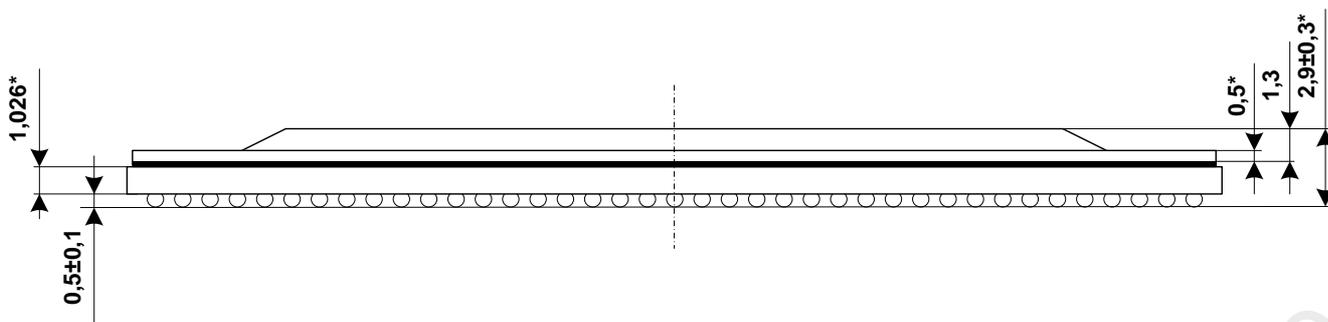


Рис. 6-2 Корпус микросхемы. Вид сбоку

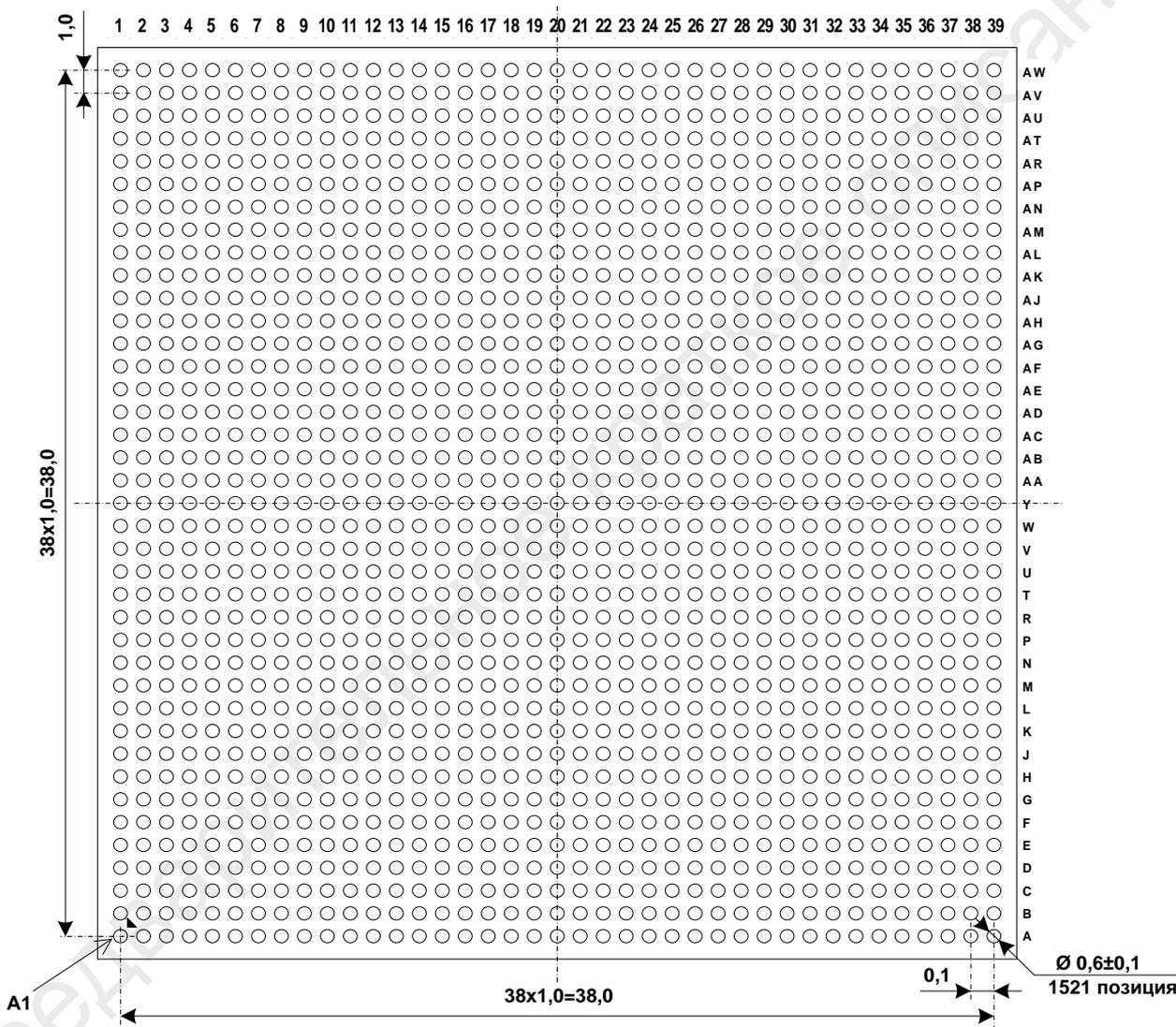


Рис. 6-3 Корпус микросхемы. Вид снизу

* Размеры для справок

6.2 Пайка микросхемы на плату

Микросхема монтируется на печатную плату в соответствии с профилем пайки, рекомендованным для корпусов с выводами из безсвинцового припоя. Соответствующие температуры и режимы показаны на следующем рисунке и в таблице.

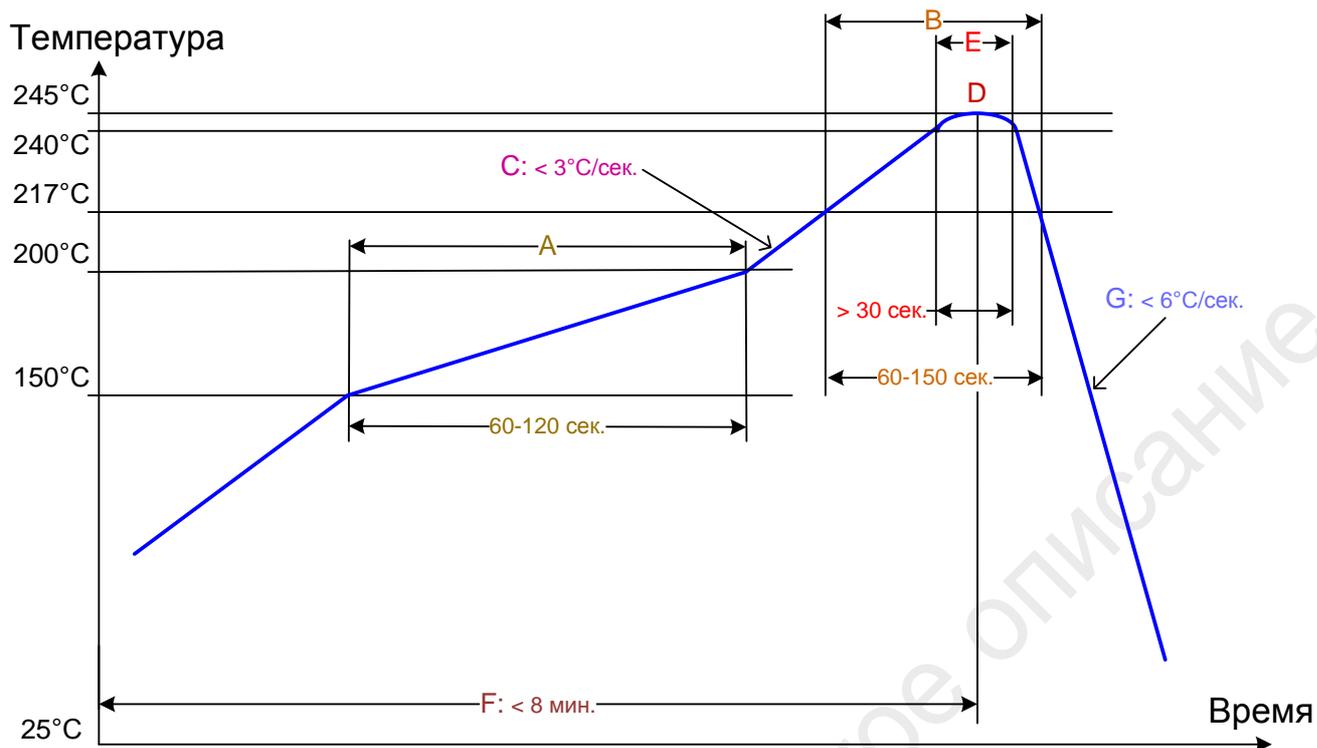


Рис. 6-4 Температурный профиль пайки

Таблица 6-1 Режимы стадий процесса пайки

Стадия процесса		Температура	Длительность
A	Предварительный нагрев	150...200°C	60...120 сек.
B	Стадия плавления	>217°C	60...150 сек.
C	Скорость нагрева	Не более 3°C/сек.	
D	Пиковая температура	245°C	
E	Стадия пайки	>240°C	Не менее 30 сек.
F	Время нагрева от комнатной до пиковой температуры		Не более 8 мин.
G	Скорость охлаждения	Не более 6°C/сек.	

Все температуры относятся к поверхности теплоотводящей крышки корпуса.

7 Информация для заказа

BE-M1000 – это действующее обозначение изделия. Назначение каждого из полей указано в таблице.

Таблица 7-1 Информация для заказа

BE	-	M	1	0	0	0
Baikal Electronics	Разделитель	Серия	Поколение	Модификация	Резерв	Исполнение

BE-M1000 является первым продуктом в продуктовой линейке BE-M.

Для заказа BE-M1000 обращайтесь в компанию Baikal Electronics. Выводная информация указана на следующей странице.

Контактная информация

Байкал Электроникс: <https://www.baikalelectronics.com/>

Офис: <https://www.baikalelectronics.com/contacts/>

Эл. почта: info@baikalelectronics.ru

Тел.: [+7 495 221-39-47](tel:+74952213947)

Предварительное краткое описание

История изменений

Версия	Дата	Основные изменения
0.65	02.07.2019	Начальная версия
0.70	01.11.2019	Глава 4 Порядок включения/выключения микропроцессора : <ul style="list-style-type: none"> Откорректирован порядок подачи питания; Информация о последовательности подключения питания
0.73	25.12.2019	Глава 4 Порядок включения/выключения микропроцессора : <ul style="list-style-type: none"> Информация о порядке выключения микропроцессора Раздел 5.1 Список выводов : <ul style="list-style-type: none"> Откорректирована информация о выводах AM19 и AL18; Изменены обозначения следующих выводов: DDR0_DQ[18], DDR0_DQ[19], DDR0_DQ[20], DDR0_DQ[21], DDR0_DQ[26], DDR0_DQ[27], DDR0_DQ[28], DDR0_DQ[29], DDR0_DQ[41], DDR0_DQ[44], DDR0_DQ[48], DDR0_DQ[51], DDR0_DQ[52], DDR0_DQ[53], DDR0_DQ[56], DDR0_DQ[63]
0.74	04.03.2020	Раздел 2.4 Модуль управления системой : <ul style="list-style-type: none"> Информация о недоступности выделенных интерфейсов контроллера загрузки для ядер Arm Cortex-A57
0.82	25.05.2020	Раздел 4.1 Порядок включения микропроцессора : <ul style="list-style-type: none"> Откорректированы действия по включению микропроцессора (добавлены новые действия между питанием контроллеров памяти и питанием 1.8 В)
0.83	13.07.2020	Значение частоты графических ядер графического процессора на основе Arm Mali-T628 изменено с 500 МГц на 700 МГц
0.84	22.10.2020	Mali-T628 GPU : рабочая частота графического процессора изменена с 700 МГц на 750 МГц . 4K видеodeкодер : переименован в HD видеodeкодер из-за ограниченной поддержки видео форматов 4K@30fps. LVDS : скорректировано максимальное разрешение до 2560x1440 . HDMI : скорректировано максимальное разрешение до 3840x2160 . Таблица 3-1 Параметры электропитания : <ul style="list-style-type: none"> Значение напряжения питания схем ФАПЧ (PLL) изменено с 0.9 ± 10 % на 0.95 ± 5 % В; Значение максимальной мощности питания 0.95 В изменено с 23 Вт на 24 Вт; Значение максимальной мощности питания схем ФАПЧ (PLL) изменено с 0.17 Вт на 0.20 Вт; Значение максимальной мощности питания 1.5 В изменено с 1.0 Вт на 2.0 Вт; Значение максимальной мощности питания 1.8 В изменено с 0.6 Вт на 1.8 Вт; В соответствии с изменениями значений максимальных мощ-

Версия	Дата	Основные изменения
		<p>ностей различных типов питания, значение максимальной потребляемой мощности микропроцессора изменено с ~28.47 Вт на ~34.7 Вт.</p> <p>Раздел 5.1 Список выводов:</p> <ul style="list-style-type: none"> • Выводы A11, B11, D11 и E11 дополнены информацией об их использовании для 10GBASE-KR; • Добавлен подраздел 5.1.1 Требования к неиспользуемым выводам.
0.85	11.11.2020	Выводы AA38, AA39, R38, R39, AA35, AA36, R35 R36 отнесены к группе N/C и помечены как резервные выводы, так как LVDS_*[4] не используются
0.89	04.06.2021	Разрешение экрана видеоконтроллера с интерфейсом HDMI изменено с 3840x2160 на 2560x1440
0.90	15.06.2021	Глава 3 Электрические характеристики обновлена
0.91	28.06.2021	Раздел 1.1 Основные характеристики обновлен